

## PATENT COOPERATION TREATY

PCT

## NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Commissioner  
 US Department of Commerce  
 United States Patent and Trademark  
 Office, PCT  
 2011 South Clark Place Room  
 CP2/5C24  
 Arlington, VA 22202  
 ETATS-UNIS D'AMERIQUE  
 in its capacity as elected Office

<b>Date of mailing (day/month/year)</b> 11 July 2001 (11.07.01)	<b>Applicant's or agent's file reference</b> WN-2221(P)
<b>International application No.</b> PCT/JP00/06708	<b>Priority date (day/month/year)</b> 30 September 1999 (30.09.99)
<b>International filing date (day/month/year)</b> 28 September 2000 (28.09.00)	
<b>Applicant</b> MARUMOTO, Tsunehisa	

1. The designated Office is hereby notified of its election made:

☒ in the demand filed with the International Preliminary Examining Authority on:

27 April 2001 (27.04.01)

☐ in a notice effecting later election filed with the International Bureau on:2. The election ☒ was☐ was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

<b>The International Bureau of WIPO</b> 34, chemin des Colombettes 1211 Geneva 20, Switzerland  Facsimile No.: (41-22) 740.14.35	<b>Authorized officer</b>  Antonia Muller  Telephone No.: (41-22) 338.83.38
--	---

THIS PAGE BLANK (USPTO)

PCT

国際調査報告

(法8条、法施行規則第40、41条)  
〔PCT18条、PCT規則43、44〕

出願人又は代理人 の書類記号 WN-2221 (P)	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220) 及び下記5を参照すること。	
国際出願番号 PCT/JP00/06708	国際出願日 (日.月.年) 28.09.00	優先日 (日.月.年) 30.09.99
出願人 (氏名又は名称) 日本電気株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条 (PCT18条) の規定に従い出願人に送付する。  
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 4 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない (第I欄参照)。

3. ☐ 発明の単一性が欠如している (第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第III欄に示されているように、法施行規則第47条 (PCT規則38.2(b)) の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 4 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。

**THIS PAGE BLANK (USPTO)**



## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl<sup>7</sup> H01P1/18, H01P1/10, H01H59/00

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl<sup>7</sup> H01P1/10-18, H01P1/203, H01H59/00

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2000年  
 日本国登録実用新案公報 1994-2000年  
 日本国実用新案登録公報 1996-2000年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
E, Y	JP, 2000-311573, A (日本電気株式会社) 7. 11月. 2000 (07. 11. 00) 全文, 全図 (ファミリーなし)	1-107
A	JP, 8-213803, A (テキサス インストルメンツ イン コーポレイテッド) 20. 8月. 1996 (20. 08. 96) 全文, 全図 & EP, 637042, A & CN, 1115067, A & JP, 8-21967 & EP, 709911, A	1-107

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日

07. 12. 00

国際調査報告の発送日

19.12.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

新川 圭二

5T

8623

電話番号 03-3581-1101 内線 6707

THIS PAGE IS BLANK (USPTO)

## C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
P, A	& US, 5526172, A & US, 5619061, A JP, 2000-188049, A (日本電気株式会社) 4. 7月. 2000 (04. 07. 00) 全文, 全図 (ファミリーなし)	1-107
A	JP, 9-17300, A (ロックウェル・インターナショナル・ コーポレーション) 17. 1月. 1997 (17. 01. 97) 全文, 全図 & US, 5578976, A & EP, 751546, A	1-107
A	JP, 11-144596, A (ティアールダブリュー インコー ポレイテッド) 28. 5月. 1999 (28. 05. 99) 全文, 全図 & EP, 892419, A	1-107
A	JP, 57-67401, U (富士通株式会社) 22. 4月. 1982 (22. 04. 82) 全文, 全図 (ファミリーなし)	1-64
A	JP, 5-14004, A (富士通株式会社) 22. 1月. 1993 (22. 01. 93) 全文, 全図 (ファミリーなし)	1-106
Y	JP, 56-73902, A (富士通株式会社) 19. 6月. 1981 (19. 06. 81) 第1頁左欄第11行~第1頁右欄第11行, 第1図	4, 14, 26, 36, 48, 58, 69, 79, 90, 100
Y	第2頁左欄第5行~第2頁右欄第15行, 第2図  (ファミリーなし)	7-8, 17-18, 29-30, 39-40, 51-52, 61-62, 72-73, 82-83, 93-94, 103- 104

THIS PAGE BLANK (USPTO)

Y	JP, 62-26902, U (東芝株式会社) 18. 2月. 1987 (18. 02. 87) 全文, 全図 (ファミリーなし)	5, 15, 27, 37, 49, 59, 70, 80, 91, 101
Y	JP, 50-128961, A (東京芝浦電気株式会社) 11. 10月. 1975 (11. 10. 75) 全文, 全図 (ファミリーなし)	6, 16, 28, 38, 50, 60, 71, 81, 92, 102
Y	JP, 63-279601, A (株式会社東京計器) 16. 11月. 1988 (16. 11. 88) 全文, 全図 (ファミリーなし)	6, 16, 28, 38, 50, 60, 71, 81, 92, 102
Y	JP, 11-74703, A (日本電気株式会社) 16. 3月. 1999 (16. 03. 99) 全文, 全図 (ファミリーなし)	7-8, 17-18, 29-30, 39-40, 51-52, 61-62, 72-73, 82-83, 93-94, 103- 104
Y	JP, 62-53815, U (株式会社東芝) 3. 4月. 1987 (03. 04. 87) 全文, 第9図 (ファミリーなし)	7, 9, 17, 19, 29, 31, 39, 41, 51, 53, 61, 63, 72, 74, 82, 84, 93, 95, 103, 105
A	JP, 4-32301, A (三菱電機株式会社) 4. 2月. 1992 (04. 02. 92) 全文, 全図 (ファミリーなし)	65-106

**THIS PAGE BLANK (USPTO)**

47  
Translation

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

Applicant's or agent's file reference WN-2221(P)	<b>FOR FURTHER ACTION</b> See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP00/06708	International filing date (day/month/year) 28 September 2000 (28.09.00)	Priority date (day/month/year) 30 September 1999 (30.09.99)
International Patent Classification (IPC) or national classification and IPC H01P 1/18, 1/10, H01H 59/00		
Applicant NEC CORPORATION		

<p>1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.</p> <p>2. This REPORT consists of a total of <u>3</u> sheets, including this cover sheet.</p> <p><input type="checkbox"/> This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).</p> <p>These annexes consist of a total of _____ sheets.</p>	
<p>3. This report contains indications relating to the following items:</p> <p>I <input checked="" type="checkbox"/> Basis of the report</p> <p>II <input type="checkbox"/> Priority</p> <p>III <input type="checkbox"/> Non-establishment of opinion with regard to novelty, inventive step and industrial applicability</p> <p>IV <input type="checkbox"/> Lack of unity of invention</p> <p>V <input checked="" type="checkbox"/> Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement</p> <p>VI <input type="checkbox"/> Certain documents cited</p> <p>VII <input type="checkbox"/> Certain defects in the international application</p> <p>VIII <input type="checkbox"/> Certain observations on the international application</p>	

Date of submission of the demand 27 April 2001 (27.04.01)	Date of completion of this report 12 July 2001 (12.07.2001)
Name and mailing address of the IPEA/JP	Authorized officer
Facsimile No.	Telephone No.

**THIS PAGE BLANK (USPTO)**



# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

CT/JP00/06708

## I. Basis of the report

### 1. With regard to the elements of the international application:\*

- ☒ the international application as originally filed
- ☐ the description:  
 pages \_\_\_\_\_, as originally filed  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☐ the claims:  
 pages \_\_\_\_\_, as originally filed  
 pages \_\_\_\_\_, as amended (together with any statement under Article 19  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☐ the drawings:  
 pages \_\_\_\_\_, as originally filed  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☐ the sequence listing part of the description:  
 pages \_\_\_\_\_, as originally filed  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_

### 2. With regard to the language, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item. These elements were available or furnished to this Authority in the following language \_\_\_\_\_ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

### 3. With regard to any nucleotide and/or amino acid sequence disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

### 4. ☐ The amendments have resulted in the cancellation of:

- ☐ the description, pages \_\_\_\_\_
- ☐ the claims, Nos. \_\_\_\_\_
- ☐ the drawings, sheets/fig \_\_\_\_\_

### 5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).\*\*

\* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

\*\* Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report.

**THIS PAGE BLANK (USPTO)**

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

CT/JP00/06708

## V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

### 1. Statement

Novelty (N)	Claims	1-107	YES
	Claims		NO
Inventive step (IS)	Claims	1-107	YES
	Claims		NO
Industrial applicability (IA)	Claims	1-107	YES
	Claims		NO

### 2. Citations and explanations

- Document 1: JP, 2000-311573, A (NEC Corp.), 7 November, 2000 (07.11.00)
- Document 2: JP, 8-213803, A (Texas Instruments Inc.), 20 August, 1996 (20.08.96)
- Document 3: JP, 2000-188049, A (NEC Corp.), 4 July, 2000 (04.07.00)
- Document 4: JP, 9-17300, A (Rockwell International Corp.), 17 January, 1997 (17.01.97)
- Document 5: JP, 11-144596, A (TRW Inc.), 28 May, 1999 (28.05.99)
- Document 6: JP, 57-67401, U (Fujitsu Ltd.), 22 April, 1982 (22.04.82)
- Document 7: JP, 5-14004, A (Fujitsu Ltd.), 22 January, 1993 (22.01.93)
- Document 8: JP, 56-73902, A (Fujitsu Ltd.), 19 June, 1981 (19.06.81)
- Document 9: JP, 62-26902, U (Toshiba Corp.), 18 February, 1987 (18.02.87)
- Document 10: JP, 50-128961, A (Tokyo Shibaura Denki K.K.), 11 October, 1975 (11.10.75)
- Document 11: JP, 63-279601, A (K.K. Tokyo Keiki), 16 November, 1988 (16.11.88)
- Document 12: JP, 11-74703, A (NEC Corp.), 16 March, 1999 (16.03.99)
- Document 13: JP, 62-53815, U (Toshiba Corp.), 3 April, 1987 (03.04.87)

It is neither described in any of documents 1-13 nor obvious from them, that a micro-machine switch containing a cantilever functioning both as a moving contact and as a support of the moving contact is used as a switching element of a loaded-line phase shifter or switched-line phase shifter.

So, the subject matters of claims 1-107 appear to be novel and to involve an inventive step.

THIS PAGE BLANK (USPTO)

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001 年 4 月 5 日 (05.04.2001)

PCT

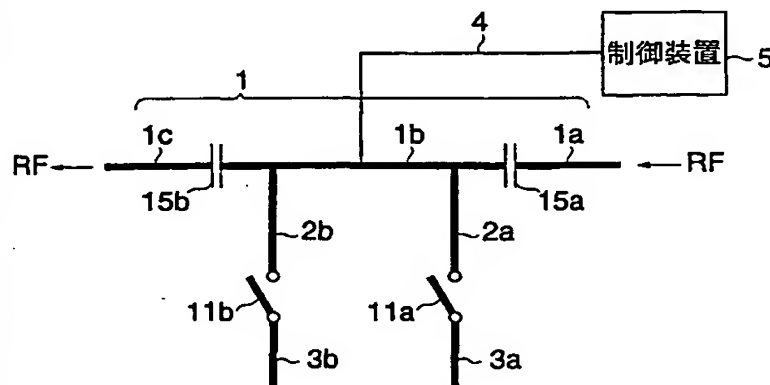
(10) 国際公開番号  
WO 01/24307 A1

- (51) 国際特許分類: H01P 1/18, 1/10, H01H 59/00 (74) 代理人: 池田憲保, 外(IKEDA, Noriyasu et al.); 〒105-0003 東京都港区西新橋1丁目4番10号 第三森ビル Tokyo (JP).
- (21) 国際出願番号: PCT/JP00/06708
- (22) 国際出願日: 2000 年 9 月 28 日 (28.09.2000) (81) 指定国 (国内): CA, KR, SG, US.
- (25) 国際出願の言語: 日本語 (84) 指定国 (広域): ヨーロッパ特許 (DE, FR, GB, IT, NL, SE).
- (26) 国際公開の言語: 日本語 添付公開書類:  
— 国際調査報告書
- (30) 優先権データ:  
特願平11/279680 1999 年 9 月 30 日 (30.09.1999) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒108-8001 東京都港区芝五丁目7番1号 Tokyo (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 丸本恒久 (MARU-MOTO, Tsunehisa) [JP/JP]; 〒108-8001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP).

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: SMALL-SIZED PHASE SHIFTER AND METHOD OF MANUFACTURE THEREOF

(54) 発明の名称: 小型化の可能な移相器及びその製造方法



5...CONTROL DEVICE

(57) Abstract: The phase shifter carries out on/off control of a micromachine switch to switch pass phases of high-frequency signals. The micromachine switch includes one end fixed to second distributed-constant circuits (3a, 3b) and the other end having cantilevers (11a, 11b) capable of making contact with first distributed-constant circuits (2a, 2b). The micromachine switch further includes first insulators between the first distributed-constant circuits (2a, 2b) and the cantilevers (11a, 11b), and second insulators (15a, 15b) that cooperate with the first insulators to hold the voltage of a first control signal.

[続葉有]

WO 01/24307 A1



---

(57) 要約:

移相器は、マイクロマシンスイッチのオン／オフ制御により高周波信号の通過位相を切り換える。マイクロマシンスイッチは、一端が第2の分布定数線路（3 a）、（3 b）に固定されるとともに他端が第1の分布定数線路（2 a）、（2 b）と接離自在に形成されたカンチレバー（11 a）、（11 b）を含む。マイクロマシンスイッチはまた、第1の分布定数線路（2 a）、（2 b）とカンチレバー（11 a）、（11 b）との対向領域に形成された第1の絶縁部と、第1の絶縁部と共に第1の制御信号の電圧値を保持するための第2の絶縁部（15 a）、（15 b）を含む。

## 明 細 書

## 小型化の可能な移相器及びその製造方法

## 技術分野

本発明は、スイッチング素子のオン／オフ制御により高周波信号の通過位相を切り換える移相器に関し、特に、スイッチング素子としてマイクロマシンスイッチが使用される移相器に関する。

## 背景技術

最近、移相器に使用されるスイッチング素子について、マイクロマシンスイッチの使用可能性が指摘されている。マイクロマシンスイッチは、微細に機械加工されたスイッチング素子である。マイクロマシンスイッチは、PINダイオードスイッチなどの他の素子に比べて損失が少なく、低コスト・低消費電力であるという特徴を有している。この種のマイクロマシンスイッチは、例えば特開平9-17300号公報に開示されている。

図1は、前記公報記載のマイクロマシンスイッチを使用した移相器の平面図である。なお、主線路201を伝搬する高周波信号RFの波長を $\lambda$ とする。図1に示した移相器は、ローデッドライン形の移相器である。すなわち、主線路201には先端を開放した2本のスタブ202a、202bが互いに $\lambda/4$ 離れて接続されている。更に、先端を開放した別の2本のスタブ203a、203bがスタブ202a、202bの先端と離間して配置されている。スタブ202a、203a間には、コンタクト215を有するマイクロマシンスイッチ209aが配置されている。また、スタブ202b、203b間には、コンタクト215を有するマイクロマシンスイッチ209bが配置されている。

マイクロマシンスイッチ209a、209bがオフであるとき、主線路201にはスタブ202a、202bのみが装荷される。一方、マイクロマシンスイッチ209a、209bがオンとなると、マイクロマシンスイッチ209a、20

9bのコンタクト215を介して、主線路201には更にスタブ203a、203bが装荷されることとなる。したがって、マイクロマシンスイッチ209a、209bをオン／オフ制御することにより、主線路201に装荷されるスタブの電気長を変化させることができる。

主線路201側からみたスタブのサセプタンスは、装荷されるスタブの電気長により変化する。その一方で、このサセプタンスにより主線路201の通過位相が変化する。したがって、マイクロマシンスイッチ209a、209bをオン／オフ制御することにより、主線路201を伝搬する高周波信号RFの移相量を切り換えることができる。

次に、図2および図3を用いて、図1に示したマイクロマシンスイッチ209bの構成および動作を説明する。図2は、マイクロマシンスイッチ209bを拡大して示す平面図である。図3(A)～(C)は、マイクロマシンスイッチ209bの断面図であり、図3(A)は図2におけるC-C'線方向の断面図、図3(B)は図2におけるD-D'線方向の断面図、図3(C)は図2におけるE-E'線方向の断面図である。

スタブ202b、203bは、それらの間に僅かな隙間ができるように、基板210上に形成されている。これらのスタブ202b、203bと離間する基板210上の位置に、下部電極211が形成されている。また、スタブ202b、203bの隙間と下部電極211とを結ぶ線分の延長線上にあたる基板210上の位置に、ポスト212が形成されている。

ポスト212の上面にはアーム213の基部が固定されている。アーム213は、ポスト212の上面から下部電極211の上方を経て、スタブ202b、203bの間の隙間の上方まで延在している。アーム213は絶縁部材により形成される。アーム213の上面には上部電極214が形成されている。上部電極214は、ポスト212上から下部電極211上にかけて延在している。アーム213の先端部下面には、コンタクト215が形成されている。コンタクト215は、スタブ202bの端部上方から、隙間を跨いで、スタブ203bの端部上方



まで形成されている。

さらに、下部電極 211 には制御信号線 204 が接続されている。下部電極 211 には、制御線路 204 より、制御信号が印加される。制御信号は、マイクロマシンスイッチ 209b をオン／オフ制御してスタブ 202b と 203b との接続状態を切り換えるための信号である。

下部電極 211 に制御信号として電圧が印加されると仮定する。この場合、例えば下部電極 211 に正の電圧が印加されると、下部電極 211 の表面に正電荷が発生すると共に、対向する上部電極 214 の下面に静電誘導により負電荷が現れる。その結果、両者間の吸引力により上部電極 214 は下部電極 211 側に引き寄せられる。これによりアーム 213 が湾曲して、コンタクト 215 が下方に変位する。そして、コンタクト 215 がスタブ 202b、203b の両方に接触すると、スタブ 202b、203b はコンタクト 215 を介して高周波的に接続される。

一方、下部電極 211 への正の電圧の印加が停止されると、吸引力がなくなるので、アーム 213 の復元力によりコンタクト 215 は元の離間した位置に戻る。これにより、スタブ 202b、203b の間が開放状態になる。

なお、図 1 に示したマイクロマシンスイッチ 209a も、マイクロマシンスイッチ 209b と同様の構成を有しており、同様に動作する。

図 1 に示したマイクロマシンスイッチ 209b は、スタブ 202b、203b の間を接続／開放するコンタクト 215 以外に、コンタクト 215 を支持するためにポスト 212 とアーム 213 とが必要である。また、コンタクト 215 の変位を制御するために更に下部電極 211 と上部電極 214 とが必要である。このため、マイクロマシンスイッチ 209b は大きく、立体構造が複雑である。マイクロマシンスイッチ 209a についても同様である。

このようなマイクロマシンスイッチ 209a、209b を移相器に使用すると、マイクロマシンスイッチ 209a、209b を配置するために大面積が必要となり、移相器全体の大型化を招くという問題がある。また、複雑な構造を有するマ

マイクロマシンスイッチ209a、209bを製造するためには多くの工程が必要であり、移相器の製造プロセスが複雑化するという問題がある。

それ故、本発明の目的は、スイッチング素子としてマイクロマシンスイッチを使用する移相器を小型化することにある。

本発明の他の目的は、スイッチング素子としてマイクロマシンスイッチを使用する移相器の構造を簡単化することにある。

#### 発明の開示

本発明による移相器は、マイクロマシンスイッチのオン／オフ制御により高周波信号の通過位相を切り換える。

本発明の第1の例によるマイクロマシンスイッチは、互いに離間して配置された第1および第2の分布定数線路と、第1または第2の分布定数線路に電氣的に接続されかつ電圧の2値変化からなる第1の制御信号を印加するための第1の制御信号線とを含む。マイクロマシンスイッチはまた、一端が第1および第2の分布定数線路の一方に固定されると共に、他端が第1および第2の分布定数線路の他方と接離自在となるように形成され、かつ導電性部材を含むカンチレバーを含む。マイクロマシンスイッチは更に、第1および第2の分布定数線路の他方とカンチレバーとの対向領域に形成された第1の絶縁部と、第1の絶縁部と共に第1の制御信号の電圧値を保持するための第2の絶縁部とを含む。

カンチレバーは可動接点としての機能と、可動接点の支持部としての機能とを兼ね備えている。したがって、カンチレバーは機能的に見て従来のマイクロマシンスイッチにおけるコンタクト215とアーム213とポスト212とに相当するが、前者は後者に比べて小さく形成でき、また構造も簡単である。

また、第1の制御信号を第1または第2の分布定数線路に印加してカンチレバーの動作を制御するようにしたので、従来必要であった下部電極211および上部電極214は不要となり、この点でも小型化できると共に構造が簡単になる。

その一方で、本発明では容量結合用の第1の絶縁部と、制御電圧保持用の第2の絶縁部とが必須要件となる。しかし、本発明により、マイクロマシンスイッチ

を使用する移相器を小型化できると共に、その構造を全体として簡単化できる。

また、本発明の第2の例による移相器は、高周波信号が伝搬する主線路と、主線路に接続されると共に、先端が開放された第1の分布定数線路とを備える。移相器はまた、第1の分布定数線路の先端と離間するように配置され、かつ先端が開放された第2の分布定数線路を備える。移相器は更に、一端が第1および第2の分布定数線路の一方に固定されると共に、他端が第1および第2の分布定数線路の他方と接離自在となるように形成され、かつ導電性部材を含むカンチレバーを含む。移相器は更に、第1または第2の分布定数線路に電氣的に接続され、かつ電圧の2値変化からなる第1の制御信号を印加するための第1の制御信号線と、第1および第2の分布定数線路の他方とカンチレバーとの対向領域に形成された第1の絶縁部と、第1の絶縁部と共に第1の制御信号の電圧値を保持するための第2の絶縁部とを含む。

本発明の第3の例による移相器は、高周波信号が伝搬する主線路と、主線路に接続されると共に、先端が開放された第1の分布定数線路と、第1の分布定数線路の先端と離間するように配置された接地とを含む。移相器はまた、一端が第1および第2の分布定数線路の一方に固定されると共に、他端が第1および第2の分布定数線路の他方と接離自在となるように形成され、かつ導電性部材を含むカンチレバーを含む。移相器は更に、第1または第2の分布定数線路に電氣的に接続され、かつ電圧の2値変化からなる第1の制御信号を印加するための第1の制御信号線と、第1および第2の分布定数線路の他方とカンチレバーとの対向領域に形成された第1の絶縁部と、第1の絶縁部と共に第1の制御信号の電圧値を保持するための第2の絶縁部とを含む。

第1～第3の例により、ローデッドライン形の移相器を構成することができる。ローデッドライン形の移相器が構成される場合、第2の絶縁部は、主線路の途中に形成された2個のキャパシタにより構成され、第1の分布定数線路および第1の制御信号線は共に、2個のキャパシタの間の主線路に電氣的に接続されるようにする。

あるいは、第1の制御信号線は、第2の分布定数線路に電氣的に接続され、第2の絶縁部は、第2の分布定数線路の開放された先端により構成されるものとしてもよい。

本発明の第4の例による移相器は、寸断箇所のある第1の分布定数線路と、互いに電気長の異なる2本の第2の分布定数線路と、第1の分布定数線路の寸断箇所を短絡する第2の分布定数線路を切り換えて高周波信号の通過位相を変化させるマイクロマシンスイッチとを備える。マイクロマシンスイッチは、第2の分布定数線路毎に設けられ一端が第1および第2の分布定数線路の一方に固定されると共に、他端が第1および第2の分布定数線路の他方と接離自在となるように形成されかつ導電性部材を含むカンチレバーを含む。マイクロマシンスイッチはまた、一方の第2の分布定数線路に電氣的に接続され、かつ電圧の2値変化からなる第2の制御信号を印加するための第2の制御信号線と、他方の第2の分布定数線路に電氣的に接続され、かつ第2の制御信号と相補な第3の制御信号を印加するための第3の制御信号線とを含む。マイクロマシンスイッチは更に、第1および第2の分布定数線路の他方と各カンチレバーとの対向領域にそれぞれ形成された第1の絶縁部と、これらの第1の絶縁部と共に第2および第3の制御信号の電圧値を保持する第2の絶縁部とを含む。本マイクロマシンスイッチにおいては、第2および第3の制御信号線により第1の制御信号線が構成される。

本発明の第5の例による移相器は、寸断箇所のある第1の分布定数線路と、互いに電気長の異なる2本の第2の分布定数線路と、第1の分布定数線路の寸断箇所を短絡する第2の分布定数線路を切り換えて高周波信号の通過位相を変化させるマイクロマシンスイッチとを備える。マイクロマシンスイッチは、第2の分布定数線路毎に設けられ一端が第1および第2の分布定数線路の一方に固定されると共に、他端が第1および第2の分布定数線路の他方と接離自在となるように形成されかつ導電性部材を含むカンチレバーを含む。マイクロマシンスイッチはまた、第1の分布定数線路に電氣的に接続され、かつ電圧の2値変化からなる第1の制御信号を印加する第1の制御信号線を含む。マイクロマシンスイッチは更に、

第1および第2の分布定数線路の他方と各カンチレバーとの対向領域にそれぞれ形成された第1の絶縁部と、これらの第1の絶縁部と共に第1の制御信号の電圧値を保持する第2の絶縁部とを含む。本マイクロマシンスイッチにおいては、各第2の分布定数線路には第1の制御信号の2状態の各電圧値と同等の定電圧がそれぞれ印加される。

以上の構成により、スイッチドライン形の移相器を構成することができる。これらの場合、カンチレバーは、各第2の分布定数線路の両端にそれぞれ設けられるようにしてもよい。

以上の場合、第1の絶縁部の第1の構成例は、第1および第2の分布定数線路の他方の上面とカンチレバーの下面の少なくとも一方に形成された絶縁膜である。これにより、第1の絶縁部を簡単に構成できる。

また、前述した移相器は、第1の制御信号線に接続されかつ高周波信号の通過を阻止する第1の高周波信号阻止部を備えるようにしてもよい。

この場合、第1の高周波信号阻止部の第1の構成例は、第1および第2の分布定数線路のうち第1の制御信号線が電氣的に接続される方に一端が接続され、かつ高周波信号の波長の約 $1/4$ の電気長であって第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路を含む。第1の構成例はまた、高インピーダンス線路の他端に一端が接続されると共に、他端が開放され、かつ高周波信号の波長の約 $1/4$ の電気長であって高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路を含む。この場合、第1の制御信号線は、高インピーダンス線路の他端に接続される。

第1の高周波信号阻止部の第2の構成例は、第1および第2の分布定数線路のうち第1の制御信号線が電氣的に接続される方に一端が接続され、かつ高周波信号の波長の約 $1/4$ の電気長であって第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路を含む。第2の構成例また、一方の電極が高インピーダンス線路の他端に接続される

と共に、他方の電極が接地に接続されたキャパシタを含む。この場合、第1の制御信号線は、高インピーダンス線路の他端に接続される。

第1の高周波信号阻止部の第3の構成例は、インダクタンス素子からなる。

第1の高周波信号阻止部の第4の構成例は、第1および第2の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなる。この場合、抵抗素子は、第1の制御信号線に直列に挿入接続されていてもよい。あるいは、抵抗素子は、一端が第1の制御信号線に接続されると共に他端が開放されていてもよい。

このように、第1の制御信号線に上記のような第1の高周波信号阻止部を設けることにより、第1の制御信号線への高周波信号の漏洩を防止できる。

また、前述した移相器は、第1および第2の分布定数線路のうち第1の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ静電誘導により発生する電荷を充放電する第4の制御信号線を備えるようにしてもよい。

このように、静電誘導により発生する電荷が第4の制御信号線を介して充放電されることにより、スイッチング動作が安定すると共に、スイッチング速度が速くなる。

また、前述した移相器は、第1および第2の分布定数線路のうち第1の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ第1の制御信号と逆の極性を有する定電圧を印加する第4の制御信号線と、第1および第2の分布定数線路のうち第4の制御信号線の電氣的に接続される方に形成され、かつ第1の絶縁部と共に第4の制御信号線より印加される定電圧の電圧値を保持するための第3の絶縁部とを備えるようにしてもよい。

このように、第1の制御信号が印加されない方の分布定数線路に予め所定の電圧をかけておけば、そのぶん第1の制御信号の電圧の大きさを小さくすることができる。

前述した移相器は、第4の制御信号線に接続されかつ高周波信号の通過を阻止する第2の高周波信号阻止部を備えるようにしてもよい。この場合、第2の高周

波信号阻止部の第1の構成例は、第1および第2の分布定数線路のうち第1の制御信号線が電氣的に接続されていない方に一端が接続され、かつ高周波信号の波長の約 $1/4$ の電気長であって第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路を含む。第1の構成例はまた、一端が高インピーダンス線路の他端に接続されると共に、他端が開放され、かつ高周波信号の波長の約 $1/4$ の電気長であって高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とを含む。この場合、第4の制御信号線は、高インピーダンス線路の他端に接続される。

第2の高周波信号阻止部の第2の構成例は、第1および第2の分布定数線路のうち第1の制御信号線が電氣的に接続されていない方に一端が接続され、かつ高周波信号の波長の約 $1/4$ の電気長で第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路を含む。第2の構成例はまた、一方の電極が高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタを含む。この場合、第4の制御信号線は、高インピーダンス線路の他端に接続される。

第2の高周波信号阻止部の第3の構成例は、インダクタンス素子からなる。

第2の高周波信号阻止部の第4の構成例は、第1および第2の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなる。この場合、抵抗素子は、第4の制御信号線に直列に挿入接続されていてもよい。あるいは、抵抗素子は、一端が第4の制御信号線に接続されると共に他端が開放されていてもよい。

第4の制御信号線に上記のような第2の高周波信号阻止部を設けることにより、第4の制御信号線への高周波信号の漏洩を防止できる。

また、前述した移相器は、第1および第2の分布定数線路にそれぞれの一端が接続され、かつ高周波信号の波長の約 $1/4$ の電気長であって第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する第

1 および第2の高インピーダンス線路を含む。移相器はまた、一方の電極が第1の高インピーダンス線路の他端に接続されると共に、他方の電極が第2の高インピーダンス線路の他端に接続されたキャパシタを含む。この場合、第1の高インピーダンス線路の他端は、第1の制御信号線に接続され、第2の高インピーダンス線路の他端は、接地に接続されているものとしてもよい。

この構成において、第1の高インピーダンス線路と、キャパシタと、接地とにより第1の高周波信号阻止部が構成される。また、第2の高インピーダンス線路を接地に接続することにより第2の高周波信号阻止部が構成される。

本発明による移相器の製造方法は、基板上に主線路の一部と、主線路の一部に接続された第1の分布定数線路と、端部が第1の分布定数線路の端部と離間する第2の分布定数線路と、主線路の一部に接続された制御信号線とを形成する第1の工程を含む。製造方法はまた、第1および第2の分布定数線路の隙間から第1または第2の分布定数線路の端部にかけての領域上に犠牲層を形成する第2の工程を含む。製造方法は更に、犠牲層上における第1または第2の分布定数線路の端部と対向する部分に第1の絶縁膜を形成すると共に、主線路の一部の両端上に第2の絶縁膜を形成する第3の工程を含む。製造方法は更に、犠牲層が形成されていない第2または第1の分布定数線路の端部から犠牲層上の第1の絶縁膜に至る部分に金属からなるカンチレバーを形成すると同時に、第2の絶縁膜上から基板上に主線路の他部を形成する第4の工程と、犠牲層を除去する第5の工程とを含む。

これにより、前述したマイクロマシンスイッチを少ない工程で製造できる。

#### 図面の簡単な説明

図1は、公知の移相器に従来のマイクロマシンスイッチを使用した場合の平面図であり、

図2は、図1に示した従来のマイクロマシンスイッチを拡大して示す平面図であり、

図3 (A) ~ (C) は、図1に示した従来のマイクロマシンスイッチの断面図



であり、

図4は、本発明の第1の実施例による移相器の回路図であり、

図5は、図4に示した移相器の平面図であり、

図6(A)、(B)は、図4に示した移相器の断面図であり、

図7は、図4に示した移相器の変形例を示す回路図であり、

図8は、図6(A)、(B)に示した第1の絶縁部の変形例を示す断面図であり、

図9は、図6(A)、(B)に示したカンチレバーの変形例を示す断面図であり、

図10(A)～(E)は、図4に示した移相器を製造する際の主要な工程を説明するための断面図であり、

図11(A)～(D)は、図10(E)に引き続く工程を説明するための断面図であり、

図12は、本発明の第2の実施例による移相器の回路図であり、

図13は、図12に示した移相器の平面図であり、

図14は、本発明の第3の実施例による移相器の構成を示す回路図であり、

図15は、図14に示した第1の高周波信号阻止部の第1の構成例を示す回路図であり、

図16は、図14に示した第1の高周波信号阻止部の平面図であり、

図17は、第1の高周波信号阻止部の第2の構成例を示す回路図であり、

図18は、図17に示した第1の高周波信号阻止部の平面図であり、

図19は、第1の高周波信号阻止部の第3の構成例を示す回路図であり、

図20は、図19に示した第1の高周波信号阻止部の具体例を示す平面図であり、

図21は、図19に示した第1の高周波信号阻止部の別の具体例を示す平面図であり、

図22は、第1の高周波信号阻止部の第4の構成例を示す回路図であり、

図23は、図22に示した第1の高周波信号阻止部の平面図であり、

図24は、図22に示した第1の高周波信号阻止部の変形例を示す回路図であり、

図25は、図24に示した第1の高周波信号阻止部の平面図であり、

図26は本発明の第4の実施例による移相器の構成を示す回路図であり、

図27は、図26に示した移相器の平面図であり、

図28は、本発明の第5の実施例による移相器の構成を示す回路図であり、

図29は、第1、第2の高周波信号阻止部の両方をフィルタ40と同様の構成としたときの移相器の構成を示す回路図であり、

図30は、図29に示した移相器の平面図であり、

図31は、本発明の第6の実施例による移相器の構成を示す回路図であり、

図32は、図31に示した移相器の変形例を示す回路図であり、

図33は、本発明の第7の実施例による移相器の構成を示す平面図であり、

図34は、本発明の第8の実施例による移相器の構成を示す平面図であり、

図35は、図34に示した移相器の他の構成例を示す平面図であり、

図36は、2個の移相器を縦続接続したときの構成例を示す平面図であり、

図37は、2個の移相器を縦続接続したときの他の構成例を示す平面図であり、

図38は、移相器をチップ化したものを基板に実装して図15、図16に示した移相器を形成したときの平面図であり、

図39は、図38の別の例を示した平面図であり、

図40は、第1の絶縁部の他の例を示す平面図であり、

図41(A)、(B)は、図40に示した第1の絶縁部のオフ時の断面図であり、

図42(A)、(B)は、図40に示した第1の絶縁部のオン時の断面図である。

発明を実施するための最良の形態

## (第1の実施例)

図4～図5を参照して、本発明の第1の実施例による移相器について説明する。図4は、本発明の第1の実施例による移相器を示す回路図であり、図5は移相器の平面図である。図6(A)は図5におけるIIA-IIA'線方向の断面図であり、図6(B)は図6(A)におけるIIB部の拡大断面図である。なお、図7は、図4に示した移相器の変形例を示す回路図である。また、図8は、図6(A)、(B)に示した第1の絶縁部の変形例を示す断面図である。また、図9は、図5に示したカンチレバーの変形例を示す断面図である。

図4、図5に示すように、高周波信号RFの伝搬する主線路1は、線路1a、1b、1cにより構成される。ただし、線路1bの両端にはそれぞれキャパシタ15a、15bが形成されている。線路1aと線路1bとはキャパシタ15aを介して、線路1bと線路1cとはキャパシタ15bを介して、それぞれ高周波的に接続されている。

キャパシタ15aは、例えば図5に示すように、線路1aと線路1bとを上下に重ね合わせ、それらの間にSiO<sub>2</sub>などの絶縁膜16aを介挿することにより形成される。キャパシタ15bも同様に、線路1bと線路1cとの間に絶縁膜16bを介挿することにより形成される。

キャパシタ15a、15bは、線路1a、1cに接続された他のマイクロ波回路(図示せず)を線路1bから直流ないし低周波的に絶縁する第2の絶縁部としての機能を有している。したがって、線路1a、1cに接続された他のマイクロ波回路に含まれる結合コンデンサなどを、第2の絶縁部として利用してもよい。第2の絶縁部は、スタブ2a、3aの接続時(オン時)に、後述する第1の絶縁部と共に、スタブ2a、2bの電圧値を後述する制御信号Sの電圧値に保持するための機能も有している。

なお、図7に示すように、線路1bの途中に別のマイクロ波回路91が接続されていてもよい。

図4に示すように、主線路1の一部である線路1bには、先端を開放した2本

のスタブ（第1の分布定数線路）2 a、2 bが互いに $\lambda/4$ 離れて接続されている。ここで、 $\lambda$ は高周波信号RFの波長である。さらに、先端を開放した別の2本のスタブ（第2の分布定数線路）3 a、3 bがそれぞれ、スタブ2 a、2 bの先端と離間して配置されている。

ここで、スタブ2 a、2 bの電気長をL 1、スタブ3 a、3 bの電気長をL 2、スタブ2 a、2 bおよびスタブ3 a、3 b間の隙間をGとする。

以上の主線路1およびスタブ2 a、2 b、3 a、3 bは、図6（A）に示すように、基板1 0上に、例えばA 1などの金属からなるマイクロストリップ線路により形成される。なお、主線路1およびスタブ2 a、2 b、3 a、3 bは、コープレーナ線路、トリプレート線路およびスロット線路などの他の分布定数線路により形成されてもよい。

また、基板1 0には、例えばガラス基板などの誘電体基板、またはSi、GaAs基板などの半導体基板が使用される。

スタブ3 aの端部（スタブ2 a側の端部）上には、A 1などの導電性部材を含むポスト1 2が形成されている。ポスト1 2の上面にはアーム1 3の基部が固定されている。アーム1 3は、ポスト1 2の上面からスタブ2 aの先端部の上方まで延在している。アーム1 3は導電性を有し、かつ一度湾曲しても元の形状に復元するような材料で形成される。アーム1 3は例えば、A 1、Au、Cuなどで形成される。アーム1 3はまた、ボロンなどを拡散して導電性をもたせたシリコンなどを用いてもよい。以下では、ポスト1 2とアーム1 3とを合わせてカンチレバー1 1 aと呼ぶ。

ポスト1 2およびアーム1 3は、図9および図1 0（A）～（E）を参照して後述するように、同一材料による単一部材としてカンチレバー1 1 aを構成してもよい。逆に、図6（A）、（B）に示すように、必ずしもポスト1 2とアーム1 3とが同一材料により構成される必要はない。ポスト1 2およびアーム1 3の各々も、必ずしも単一の材料のみで形成される必要はなく、複数の材料により形成されてもよい。また、この場合、複数の材料のすべてが導電性を有している必

要もなく、絶縁体が一部に含まれていてもかまわない。例えば、アーム13が強度上の理由などによりAlなどの導体とSiO<sub>2</sub>などの絶縁体とが積層された2層構造となっていてよい。また、ポスト12も高周波信号RFの伝搬を妨げない程度に絶縁体を含んでいてもよい。

図6(A)、(B)に示すように、アーム13の先端部の下面、すなわちスタブ2aと対向する部分には、第1の絶縁部としてSiO<sub>2</sub>などの絶縁膜14が形成されている。アーム13はポスト12により所定の高さを与えられており、アーム13に形成された絶縁膜14は通常時(オフ時)、スタブ2aと離間している。逆に言えば、通常時に絶縁膜14とスタブ2aとが離間するように、ポスト13の高さが決められる。

第1の絶縁部は、スタブ2a、3aの接続時(オン時)に、キャパシタ15a、15bと共に、スタブ2aの電圧値を後述する制御信号Sの電圧値に保持するためのものである。したがって、第1の絶縁部として、図8に示すような、スタブ2aの先端部上面に形成された絶縁膜14aを用いてもよい。また、絶縁膜14と14aとを組み合わせ、第1の絶縁部としてもよい。

なお、スタブ2aの電圧値が制御信号Sの電圧値に完全に一致している必要はなく、カンチレバー11aが制御信号Sに基づいて動作できる程度にスタブ2aの電圧値が保持されればよい。また、図6(A)、(B)ではカンチレバー11aのスタブ3a側が固定された構造となっているが、これとは逆に図9に示すようにカンチレバー11a'のスタブ2a側が固定された構造となってもよい。いずれにしても、カンチレバー11a、11a'は、一端がスタブ2a、3aの一方に固定され、他端がスタブ2a、3aの他方と接離自在となるような構造を有していればよい。図4に示すように、スタブ2b、3b側にもスタブ2a、3a側と同様に、カンチレバー11bおよび絶縁膜14、14aが形成されている。

主線路1の一部である線路1bには、第1の制御信号線4を介して制御装置5が接続されている。制御装置5は電圧の2値変化からなる制御信号(第1の制御信号)Sを出力するものである。後述するように、この制御信号Sに基づきスタ

ブ2 a、2 bとスタブ3 a、3 bとの接続状態が切り換えられる。

なお、第1の制御信号線4は線路1 bに直接接続されていなくてもよい。例えば、第1の制御信号線4は、後掲の図15、図16および図17、図18に示すように、線路1 bに電氣的に接続されていればよい。

以上により、ローデッドライン形の移相器が構成される。

次に、図4に示した移相器でスイッチング素子として機能するマイクロマシンスイッチの動作を説明する。ただし、便宜上、制御信号Sは正の電圧のオン／オフであるものとする。なお、スタブ2 a、3 a側について説明するが、スタブ2 b、3 b側も同時に同じ動作を行うことは言うまでも無い。

前述したとおり、通常時、アーム13先端の絶縁膜14はスタブ2 aと離間しているので、スタブ2 aと、3 aの高周波接続は開放されている。このとき、制御装置5から第1の制御信号線4を介して線路1 bに正の電圧が印加されると、線路1 bに接続されたスタブ2 aの表面に正電荷が発生する。これにより、スタブ2 aと対向するアーム13の先端部下面に静電誘導により負電荷が現れ、スタブ2 aとアーム13との間に吸引力が発生する。この吸引力によりアーム13は基板10側に湾曲し、アーム13の先端部に形成された絶縁膜14がスタブ2 aと接触すると、容量結合によりスタブ2 aとスタブ3 aとが高周波的に接続される。

このとき、キャパシタ15 a、15 bにより、線路1 bは線路1 a、1 cと直流ないし低周波的に絶縁されている。さらに、線路1 bは線路1 a、1 cに接続された他のマイクロ波回路（図示せず）と直流ないし低周波的に絶縁されている。このため、線路1 bに与えられた制御信号Sが他のマイクロ波回路へ漏れることはなく、他のマイクロ波回路に悪影響を与えることはない。これと同時に、キャパシタ15 a、15 bおよび絶縁膜14に囲まれた線路1 bおよびスタブ2 aの電圧値は保持される。

一方、線路1 bへの正の電圧の印加が停止されると、スタブ2 aとアーム13との間の吸引力がなくなる。このため、アーム13は元の形状に戻るため、再び

絶縁膜 14 はスタブ 2 a と離間する。これにより、スタブ 2 a と、3 a の高周波接続が開放される。

次に、図 6 (B) を参照して、マイクロマシンスイッチの各部の寸法の一例を説明する。ここで、アーム 13 は A1 で形成され、制御信号 S として 40 V の電圧が印加されるものとする。

まず、アーム 13 の強度の関係上、所望のバネ定数を得るために、アーム 13 の厚み  $t$  は  $0.5 \mu\text{m}$  程度に決められる。また、スタブ 2 a の上面からアーム 13 に形成された絶縁膜 14 までの通常時の高さ  $H$  は  $5 \mu\text{m}$  程度である。さらに、スタブ 2 a とアーム 13 との対向面積は  $0.01 \text{mm}^2$  程度である。

このように諸寸法を設定することにより、前述したように動作するマイクロマシンスイッチを実現できる。なお、ここで挙げた各部の寸法はあくまで一例であって、これに限定されるものではない。

次に、図 4 に示した移相器全体の動作原理を説明する。制御装置 5 から出力される制御信号 S がオフであり、スタブ 2 a と、3 a およびスタブ 2 b と、3 b の高周波接続がいずれも開放されているとき、線路 1 a ~ 1 c からなる主線路 1 には電気長  $L_1$  のスタブ 2 a、2 b のみが装荷される。

一方、制御信号 S がオンとなり、スタブ 2 a と、3 a およびスタブ 2 b と、3 b がいずれも高周波的に接続されると、主線路 1 にはカンチレバー 11 a、11 b を介して、さらにスタブ 3 a、3 b が装荷される。このとき、主線路 1 に装荷されるスタブの電気長は  $(L_1 + L_2 + G)$  となる。このようにして、制御信号 S のオン/オフにより、主線路 1 に装荷されるスタブの電気長を変化させることができる。

主線路 1 からみたスタブのサセプタンスは、装荷されるスタブの電気長により変化する。一方、このサセプタンスにより主線路 1 の通過位相が変化する。したがって、制御信号 S をオン/オフしてスタブ 2 a と、3 a およびスタブ 2 b と、3 b の高周波接続を制御することにより、主線路 1 を伝搬する高周波信号 RF の移相量を切り換えることができる。

なお、主線路 1 の途中にはキャパシタ 15 a、15 b が挿入されているが、容量を十分大きくすれば高周波信号 RF の伝搬には何ら支障がない。

次に、図 4 に示した移相器の製造方法について説明する。図 10 (A) ~ (E) および図 11 (A) ~ (D) は、本実施例による移相器を製造する際の主要な工程を示す断面図である。これらの図には、図 5 における IIA - IIA' 線方向の断面が示されている。

まず、基板 10 上にフォトレジストを塗布する。フォトレジストは公知のフォトリソグラフィ技術でパターンニングし、所定の位置に溝 21 a を有するレジストパターン 21 を形成する。なお、図 10 (A) には後の工程でスタブ 2 a、3 a および線路 1 b が形成される部分の溝 21 a が示されているが、スタブ 2 b、3 b および第 1 の制御信号線 4 が形成される部分にも同時に溝が形成されている。

次に、図 10 (B) に示すように、基板 10 上の全域にスパッタ法で A1 などからなる金属膜 22 を形成する。続いて、レジストパターン 21 を除去することで、レジストパターン 21 上の金属膜 22 を選択的に除去（リフトオフ）し、図 10 (C) に示すように基板 10 上にスタブ 2 a、3 a および線路 1 b を形成する。なお、レジストパターン 21 の除去は、有機溶剤などに溶解させる方法などにより行われる。図示しないが、このとき、スタブ 2 b、3 b および第 1 の制御信号線 4 も同時に形成される。

次に、図 10 (D) に示すように、感光性を有するポリイミドを塗布して乾燥させ、基板 10 上の全域に膜厚 5 ~ 6  $\mu\text{m}$  程度の犠牲層 23 を形成する。続いて、公知のフォトリソグラフィ技術を用いて図 10 (E) に示すように犠牲層 23 をパターンニングする。これにより、スタブ 2 a、3 a の隙間からスタブ 2 a の先端部（スタブ 3 a 側の端部）にかけて（すなわち、図 1 に示したアーム 13 が形成される部分）の犠牲層 23 を残して、不要部分を除去する。なお、図 10

(E) では、スタブ 3 a の端部を除く部分にも犠牲層 23 を残してある。また、図示しないが、スタブ 2 b、3 b 側の犠牲層も同様にパターンニングされる。次に、200 ~ 300  $^{\circ}\text{C}$  で加熱処理を行い、残された犠牲層 23 を硬化させる。



次に、図11(A)に示すように、基板10上の全域にCVD法またはスパッタ法などの手法により $\text{SiO}_2$ を堆積して、膜厚0.01~0.3 $\mu\text{m}$ 程度の絶縁膜24を形成する。続いて、公知のフォトリソグラフィ技術とエッチング技術を用いて、所定の箇所を残して絶縁膜24を除去する。こうして、図11(B)に示すように、犠牲層23上におけるスタブ2aの先端部と対向する部分に絶縁膜(第1の絶縁膜)14を形成すると共に、スタブ2aとの接続点である線路1bの端部に絶縁膜(第2の絶縁膜)16aを形成する。図示しないが、このとき、スタブ2b、3b側にも同様に絶縁膜(第1の絶縁膜)14および絶縁膜(第2の絶縁膜)16bが形成される。なお、ここで使用されたフォトリソグロスはアルカリ溶剤で除去される。

次に、図11(C)に示すように、スタブ3aの端部から犠牲層23上の絶縁膜14に至るまでの部分にA1などからなるカンチレバー11aを形成し、絶縁膜16a上から基板10上をはうようにA1などからなる線路1aを同時に形成する。これらの形成は、リフトオフ法を用いて行われる。また、図示しないが同様に、カンチレバー11bおよび線路1cも同時に形成される。

最後に、酸素ガスのプラズマを用いたドライエッチング法で、図11(D)に示すように、犠牲層23のみを選択的に除去することにより、移相器が完成する。

以上の説明では、カンチレバー11a、11bを構成するポスト12とアーム13とを同一工程で形成する方法を示したが、ポスト12とアーム13とを別々の工程で形成してもよい。

ここで、図4に示した移相器と図1に示した従来の移相器とを、マイクロマシンスイッチの構成を中心に対比する。まず、図4に示したマイクロマシンスイッチのカンチレバー11a、11bは、可動接点としての機能と、可動接点の支持部としての機能とを兼ね備えている。したがって、カンチレバー11a、11bは機能的にみて、図1に示したマイクロマシンスイッチのコンタクト215とアーム213とポスト212とに相当するが、前者は後者に比べて小さく形成でき、また構造も簡単である。

また、カンチレバー 11a、11b はポスト 12 とアーム 13 とにより構成されるが、図 11 (C) で示したようにポスト 12 とアーム 13 とは同一工程で形成できるので、カンチレバー 11a、11b の形成は極めて容易である。

また、図 4 に示したマイクロマシンスイッチでは、制御信号 S を主線路 1 の一部である線路 1b に印加してカンチレバー 11a、11b の動作を制御するようにした。それ故、図 1 の移相器で必要とされていた下部電極 211 および上部電極 214 は不要となる。この点でも本発明によるマイクロマシンスイッチは、小型化が可能であると共に、構造を簡単にできる。

その一方で、図 4 に示したマイクロマシンスイッチでは制御信号 S の電圧値を保持するために絶縁膜 14、16a、16b が必要になる。しかし、従来のマイクロマシンスイッチでも容量結合形の場合にはコンタクト 215 の下面に絶縁膜を形成する必要がある。また、図 11 (B)、(C) で示したように、絶縁膜 16a、16b を絶縁膜 14 と同一工程で形成でき、また主線路 1 の他の一部である線路 1a、1c をカンチレバー 11a、11b と同一工程で形成できるので、製造工程が複雑になるわけではない。

以上のように、本発明によればマイクロマシンスイッチを小型化できると共に、その構造を単純化できる。それ故、このマイクロマシンスイッチをスイッチング素子として使用することによって、従来よりも移相器を全体として小型化できると共に、少ない工程で移相器を形成できる。

#### (第 2 の実施例)

図 12、図 13 は、本発明の第 2 の実施例による移相器を示す回路図、平面図である。図 12、図 13 において、図 4、図 5 と同一部分は同一符号をもって示し、適宜その説明を省略する。

図 4、図 5 に示した移相器と、図 12、図 13 に示した移相器とでは、第 1 の制御信号線 4 の接続位置が異なる。すなわち、図 4、図 5 に示した移相器では、第 1 の制御信号線 4 が主線路 1 に接続されている。これに対して、図 12、図 13 に示した移相器では、第 1 の制御信号線 4 がスタブ 3a、3b に接続されてい

る。

スタブ 3 a、3 b は先端部が開放されており、他のマイクロ波回路に接続されていない。このため、図 1 2、図 1 3 に示した移相器では、図 4、図 5 に示したキャパシタ 1 5 a、1 5 b を設けるまでもなく、スタブ 3 a、3 b の開放された先端部が第 2 の絶縁部として機能する。したがって、図 1 2、図 1 3 に示すように構成することによって、移相器の構造がより簡単になる。

### (第 3 の実施例)

図 1 4 は、本発明の第 3 の実施例による移相器の構成を示す回路図である。図 1 4 において、図 4 と同一部分は同一符号をもって示し、適宜その説明を省略する。

図 1 4 に示した移相器は、図 4 に示した移相器の第 1 の制御信号線 4 に第 1 の高周波信号阻止部 6 を接続したものである。第 1 の高周波信号阻止部 6 は、高周波信号 R F の通過を阻止するものである。したがって、主線路 1 を伝搬する高周波信号 R F の制御装置 5 への流入を阻止でき、移相器の挿入損失を低減できる。

また、図 4 に示した移相器では、第 1 の制御信号線 4 の配線によっては、第 1 の制御信号線 4 から漏洩した電力が他のマイクロ波回路へ結合して、回路全体の特性に悪影響を及ぼしたり、共振の原因になるおそれがある。しかし、第 1 の制御信号線 4 に第 1 の高周波信号阻止部 6 を接続することにより、第 1 の制御信号線 4 から他のマイクロ波回路への電磁的結合を防止できるので、移相器が使用される回路の高周波特性を改善できる。

なお、図 1 2、図 1 3 に示した移相器の第 1 の制御信号線 4 に第 1 の高周波信号阻止部 6 を接続することにより、同様の効果が得られる。

次に、図 1 5 ～図 2 5 を参照して、図 1 4 における第 1 の高周波信号阻止部 6 の構成例について説明する。まず、第 1 の高周波信号阻止部 6 の第 1 の構成例について説明する。図 1 5、図 1 6 は第 1 の構成例を示す回路図、平面図である。第 1 の高周波信号阻止部 6 の第 1 の構成例は、高インピーダンス  $\lambda/4$  線路 3 1 と低インピーダンス  $\lambda/4$  線路 3 2 とにより構成されるフィルタ 3 0 である。高

インピーダンス $\lambda/4$ 線路31は、電気長が約 $\lambda/4$  ( $\lambda$ は高周波信号RFの波長)であり、主線路1よりも大きな特性インピーダンスを有している。また、低インピーダンス $\lambda/4$ 線路32は、電気長が約 $\lambda/4$ であり、高インピーダンス $\lambda/4$ 線路31よりも小さな特性インピーダンスを有している。

これらの線路31、32の特性インピーダンスの値は、例えば主線路1の特性が一般的な $50\Omega$ であれば、高インピーダンス $\lambda/4$ 線路31の特性インピーダンスは概ね $70\sim 200\Omega$ 程度、低インピーダンス $\lambda/4$ 線路32の特性インピーダンスは概ね $20\sim 40\Omega$ 程度であることが望ましい。

高インピーダンス $\lambda/4$ 線路31の一端は主線路1の一部である線路1bに接続され、他端は低インピーダンス $\lambda/4$ 線路32の一端に接続される。低インピーダンス $\lambda/4$ 線路32の他端は開放されている。さらに、高インピーダンス $\lambda/4$ 線路31の他端(すなわち、線路31と32の接続点33)には、高インピーダンスの第1の制御信号線4が接続される。したがって、第1の制御信号線4は、高インピーダンス $\lambda/4$ 線路31を介して、線路1bに電氣的に接続される。

以下、このフィルタ30の動作原理を簡単に説明する。上述したように、低インピーダンス $\lambda/4$ 線路32の他端は開放されている。このため、この他端より $\lambda/4$ 経た接続点33から低インピーダンス $\lambda/4$ 線路32側をみたときのインピーダンスは $0\Omega$ となるので、接続点33で高周波的に接地されている状態と等価となる。したがって、この接続点33に第1の制御信号線4を並列に接続しても、接続点33でのインピーダンスは $0\Omega$ のままであり、高周波の振る舞いに影響を与えない。

さらに、線路1bは接続点33から電気長が $\lambda/4$ の高インピーダンス $\lambda/4$ 線路32を経て接続されているので、線路1bからフィルタ30側をみたときのインピーダンスは無限大( $\infty\Omega$ )となる。したがって、線路1bからフィルタ30側には高周波は流れないので、高周波的にはフィルタ30と第1の制御信号線4とがない状態と等価となる。ここで説明したフィルタ30の構成は、一般にバイアスティーと呼ばれているが、特定の周波数帯のみ遮断するので、一種の帯域

阻止フィルタとして動作する。

次に、第1の高周波信号阻止部6の第2の構成例について説明する。図17、図18は第2の構成例を示す回路図、平面図である。第1の高周波信号阻止部6の第2の構成例は、高インピーダンス $\lambda/4$ 線路41と、キャパシタ42と、接地43とにより構成されるフィルタ40である。

図17に示すように、高インピーダンス $\lambda/4$ 線路41の一端は主線路1の一部である線路1bに接続され、他端はキャパシタ42の一方の電極に接続される。また、キャパシタ42の他方の電極は接地43に接続される。さらに、高インピーダンス $\lambda/4$ 線路41が接続されるキャパシタ42の一方の電極には、第1の制御信号線4が接続される。したがって、第1の制御信号線4は、高インピーダンス $\lambda/4$ 線路41を介して、線路1bに電氣的に接続される。

キャパシタ42は図18に示すように、前記一方の電極となる電極44と、前記他方の電極となる接地された電極43aと、電極44、43a間に介挿された絶縁膜45とにより構成できる。高インピーダンス $\lambda/4$ 線路41は、特性インピーダンスが高く、電気長が約 $\lambda/4$  ( $\lambda$ は高周波信号RFの波長)である。高インピーダンス $\lambda/4$ 線路41の特性インピーダンスの値は、図15、図16における高インピーダンス $\lambda/4$ 線路31と同様に決められる。

以下、このフィルタ40の動作原理を簡単に説明する。キャパシタ42は十分な容量を有しているので、高インピーダンス $\lambda/4$ 線路41とキャパシタ42との接続点は高周波的に接地されているのと等価となり、インピーダンスは $0\Omega$ となる。したがって、図15、図16の場合と同様、この接続点に第1の制御信号線4をさらに接続しても、高周波的には影響がない。さらに、線路1bはキャパシタ42から電気長が $\lambda/4$ の高インピーダンス $\lambda/4$ 線路41を経て接続されているので、線路1bからフィルタ40側をみたときのインピーダンスは無限大 ( $\infty\Omega$ )、つまり線路1bからフィルタ40側に高周波信号RFが流れない状態となる。

ここで説明したフィルタ40もバイアスティーの一種であり、帯域阻止フィル

タとして動作する。

次に、第1の高周波信号阻止部6の第3の構成例について説明する。図19は第3の構成例を示す回路図である。また、図20および図21は、第3の構成例の具体例を示す平面図である。

第1の高周波信号阻止部6の第3の構成例は、インダクタンス素子からなるフィルタ50である。フィルタ50には、例えば、図20に示すスパイラルインダクタ51、あるいは図21に示すミアンダラインインダクタ52などを使用できる。

これら誘導性の回路素子は、直流～低周波数では低インピーダンスであるが、高周波数では高インピーダンスを示すので、低域通過フィルタとして動作する。ただし、カットオフ周波数は、高周波信号RFの周波数よりも低く設定される。このような分布定数素子だけでなく、コイルなどの集中定数素子を外付けして利用してもよい。なお、低域通過フィルタとしては、特性インピーダンスの異なる線路を多段縦続接続して構成したフィルタなど、他のタイプのフィルタも利用できる。

次に、第1の高周波信号阻止部6の第4の構成例について説明する。図22、図23は第4の構成例を示す回路図、平面図である。図22に示すように、第1の高周波信号阻止部6として抵抗素子61を第1の制御信号線4に直列に挿入して、高周波信号RFの流入を阻止することもできる。抵抗素子61のインピーダンスの値は、主線路1の特性インピーダンスの2倍以上であればよいが、概ね20倍以上に設定されることが望ましい。すなわち、主線路1の特性が一般的な50Ωであれば、抵抗素子61のインピーダンスは概ね1kΩ以上に決められる。このように抵抗素子61のインピーダンスを決めれば、主線路1から制御信号線4側をみたインピーダンスが大きくなるので、第1の制御信号線4への高周波信号RFの漏洩を抑制できる。

抵抗素子61の作成には、例えば真空蒸着法またはスパッタ法により薄膜抵抗素子を形成する方法、半導体n層またはn<sup>+</sup>層を流用する方法などを利用できる。

第1の制御信号線4への高周波信号RFの漏洩を防止するために図15～図21に示したフィルタ30、40、50を追加するとマイクロマシンスイッチの全体寸法が大きくなるが、図22、図23に示した抵抗素子61を利用することにより全体寸法を大きくすることなく上記の目的を達成できる。

なお、図24、図25に示すように、抵抗素子61を第1の制御信号線4に並列に接続（つまり、抵抗素子61の一端を第1の制御信号線4に接続すると共に、他端を開放）しても、共振の発生防止には有効である。

#### （第4の実施例）

図26、図27は、本発明の第4の実施例による移相器の構成を示す図であり、図26は回路図、図27は平面図である。これらの図において、図4、図5と同一部分は同一符号をもって示し、適宜その説明を省略する。

図26に示した移相器は、図4に示した移相器のカンチレバー11a、11bを、スタブ3a、3bおよび第4の制御信号線4aを介して接地5aに接続したものである。このようにしてカンチレバー11a、11bを接地することにより、スタブ2a、2bへの電圧印加開始時にはカンチレバー11a、11bに静電誘導により発生する電荷を素早く充電できる。一方、電圧印加停止時には蓄積された電荷を素早く放電できる。したがって、マイクロマシンスイッチのスイッチング動作が安定すると共に、スイッチング速度が速くなる。これにより、移相器の移相量の切り換えを確実に、しかも迅速に行える。なお、図12に示した移相器の主線路1に第4の制御信号線4aを接続して接地しても、同様の効果を得られる。

#### （第5の実施例）

図28は、本発明の第5の実施例による移相器の構成を示す回路図である。図28において、図14および図26と同一部分は同一符号をもって示し、適宜その説明を省略する。

図28に示した移相器は、図26に示した移相器の第1の制御信号線4に第1の高周波信号阻止部6を接続すると共に、第4の制御信号線4aに第2の高周波

信号阻止部 6 a を接続したものである。ここで、第 2 の高周波信号阻止部 6 a は、第 1 の高周波信号阻止部 6 と同じく、高周波信号 R F の通過を阻止するものである。

このように、高周波信号 R F の通過を阻止する第 1、第 2 の高周波信号阻止部 6、6 a が第 1、第 4 の制御信号線 4、4 a にそれぞれ接続されているので、主線路 1 およびスタブ 3 a、3 b から第 1、第 4 の制御信号線 4、4 a を介して高周波信号 R F が漏洩することを防止できる。これにより、移相器の挿入損失を低減できると共に、高周波特性を改善できる。第 2 の高周波信号阻止部 6 a としては、第 1 の高周波信号阻止部 6 に使用されるフィルタ 3 0、4 0、5 0 および抵抗素子 6 1 を利用できる。

特に、第 1、第 2 の高周波信号阻止部 6、6 a を共にフィルタ 4 0 と同様の構成とすれば、第 1、第 2 の高周波信号阻止部 6、6 a の構成を簡略化できる。図 2 9、図 3 0 は、第 1、第 2 の高周波信号阻止部 6、6 a の両方をフィルタ 4 0 と同様の構成としたときの移相器の構成図であり、図 2 9 は回路図、図 3 0 は平面図である。

この移相器は、図 3 0 に示すように、図 1 8 に示した移相器のスタブ 3 a、3 b を高インピーダンス  $\lambda/4$  線路 4 1 a で接地電極 4 3 a に接続するだけで構成できる。ここで、高インピーダンス  $\lambda/4$  線路 4 1 a は、スタブ 2 a を電極 4 4 に接続する高インピーダンス  $\lambda/4$  線路 4 1 と同様の構成を持つ。ただし、図 3 0 で高インピーダンス  $\lambda/4$  線路 4 1 a は 2 分岐を有する構成となっている。この場合、スタブ 3 a との接続点から接地電極 4 3 a との接続点までの電気長が  $\lambda/4$  となり、スタブ 3 b との接続点から接地電極 4 3 a との接続点までの電気長が  $\lambda/4$  となるように設計される。

図 2 9 において、高インピーダンス  $\lambda/4$  線路（第 1 の高インピーダンス線路）4 1 と、キャパシタ 4 2 と、接地 4 3 とにより第 1 の高周波信号阻止部 6 が構成される。また、高インピーダンス  $\lambda/4$  線路（第 2 の高インピーダンス線路）4 1 a を接地 4 3 に接続することにより第 2 の高周波信号阻止部 6 a が構成



される。このように第1、第2の高周波信号阻止部6、6aの間で構成部品を共用することにより、マイクロマシンスイッチを小型化できるので、移相器を全体として小型化できる。なお、第1、第2の高周波信号阻止部6、6aは、共に同じ構成であっても、異なる構成であってもよい。

#### (第6の実施例)

図31は、本発明の第6の実施例による移相器の構成を示す回路図である。図31において、図4と同一部分は同一符号をもって示し、適宜その説明を省略する。図31に示した移相器は、図4に示した移相器のスタブ3a、3bに第4の制御信号線4aを介して定電圧源5bを接続したものである。

定電圧源5bの出力電圧は、制御装置5から出力される制御信号Sと逆の極性を有している。すなわち、制御信号Sが正電圧のオン／オフからなる場合、定電圧源5bからは負の定電圧が出力される。ただし、カンチレバー11a、11bは制御信号Sに基づいて動作しなければならないので、定電圧源5bの出力電圧はそれ単独ではカンチレバー11a、11bが動作しない程度の電圧に設定される。図4で40Vの制御信号Sで動作するように設計されたカンチレバー11a、11bに対しては、定電圧源5bの出力電圧を例えば-20V程度とする。

カンチレバー11a、11bの下面には共に絶縁膜14が形成され、またスタブ3a、3bの先端部は共に開放されている。したがって、スタブ3a、3bに印加された定電圧の電圧値は保持される。なお、ここでは、スタブ3a、3bの開放された先端部が、後述する第3の絶縁部の機能を果たしている。

このように、スタブ3a、3bを介してカンチレバー11a、11bに予め所定の電圧をかけておけば、制御信号Sの電圧の大きさを小さくできる。上記の例では、制御信号Sとして20Vのオン／オフ信号を線路1bに印加することにより、カンチレバー11a、11bを動作させることができる。

制御信号Sとして大きい電圧を印加すると、サージが発生したり、電圧の高速変化に基づくノイズが顕著になる場合がある。しかし、図31に示したマイクロマシンスイッチでは、制御信号Sの電圧の大きさを小さくできるので、このよう

な問題を解決できる。

図12、図13に示した移相器で同様の効果を得るためには、カンチレバー11a、11bのそれぞれに形成された絶縁膜14と共に定電圧の電圧値を保持するための第3の絶縁部を特別に設ける必要がある。この第3の絶縁部は、例えば、図4に示したキャパシタ15a、15bを主線路1の同じ位置に形成することによって構成できる。あるいは、主線路1に接続された他のマイクロ波回路に含まれる結合コンデンサなどを、第3の絶縁部として利用してもよい。

図32は、図31に示した移相器の変形例を示す回路図である。図32に示した移相器は、第1、第4の制御信号線4、4aにそれぞれ第1、第2の高周波信号阻止部6、6aが接続されている。第1、第2の高周波信号阻止部6、6aは、高周波信号RFの通過を阻止するものであり、図28に示した移相器と同様に構成される。第1、第2の高周波信号阻止部6、6aを接続することにより、移相器の挿入損失の増加や高周波特性の劣化といった問題は生じない。

#### (第7の実施例)

図33は、本発明の第7の実施例による移相器の構成を示す平面図である。図33において、図4と同一部分は同一符号をもって示し、適宜その説明を省略する。図33に示した移相器は、図4に示した移相器とは異なるタイプのローデッドライン形の移相器である。これら2つの移相器の構成上の相違点は以下の通りである。図4に示した移相器がスタブ2a、2bとスタブ3a、3bとの接続／開放を切り換える。これに対して、図33に示した移相器はスタブ2a、2bと接地電極3cとの接続／開放を切り換えるところにある。

スタブ2a、2bが接地電極3cに高周波的に接続／開放されると、主線路1からスタブ2a、2b側をみたサセプタンスが変化する。したがって、図4に示した移相器で説明したのと同じ理由から、制御信号Sをオン／オフしてスタブ2a、2bと接地電極3cとの高周波接続を制御することにより、主線路1を伝搬する高周波信号RFの移相量を切り換えることができる。

図33に示した移相器では、マイクロマシンスイッチのカンチレバー11a、

11bはそれぞれ、スタブ2a、2bの先端部に固定設置されても、接地電極3cのスタブ2a、2b側周縁部に固定設置されてもよい。ただし、前者の場合はカンチレバー11a、11bの先端部（アーム13の先端部）がそれぞれ接地電極3cのスタブ2a、2b側周縁部と接離自在となっている。一方、後者の場合はカンチレバー11a、11bの先端部がそれぞれ、スタブ2a、2bの先端部と接離自在となっている必要がある。

なお、本発明では、接地電極3cを電位が0（ゼロ）の分布定数線路と定義して、前記第2の分布定数線路に含めることとする。また、第1の制御信号線4に第1の高周波信号阻止部6を接続してもよい。

#### （第8の実施例）

以上では、本発明をローデッドライン形の移相器に適用した場合について幾つかの実施例を説明した。しかし、本発明はこれに限定されるものではなく、例えばスイッチドライン形および反射形等、他のタイプの移相器に適用することもできる。

以下では、本発明をスイッチドライン形の移相器に適用した実施例を説明する。図34は、本発明の第8の実施例による移相器の構成例を示す平面図である。図34に示すように、主線路（第1の分布定数線路）101には寸断箇所がある。主線路101は寸断箇所を挟む2本の線路101a、101bにより構成されている。そして、これらの線路101a、101bの両方とわずかな隙間をもって、2本の切換線路（第2の分布定数線路）106a、106bが配置されている。これらの切換線路106a、106bは、互いに異なる電気長を有している。

線路101a、101bと切換線路106a、106bとの間の4カ所の隙間にはそれぞれカンチレバー111a、111b、111c、111dが配置されている。より具体的には、線路101aと切換線路106aとの隙間にはカンチレバー111aが配置され、線路101bと切換線路106aとの隙間にはカンチレバー111bが配置されている。また、線路101aと切換線路106bとの隙間にはカンチレバー111cが配置され、線路101bと切換線路106b

との隙間にはカンチレバー 111d が配置されている。

これらのカンチレバー 111a ~ 111d は、図 4 に示したカンチレバー 11a と同様の構成をしている。このうちカンチレバー 111a、111b はそれぞれ切換線路 106a の両端に固定設置され、カンチレバー 111a、111b の先端部（アーム 13 の先端部）はそれぞれ線路 101a、101b のそれぞれの端部と接離自在となっているものとする。ただし、カンチレバー 111a、111b がそれぞれ線路 101a、101b の各端部に固定設置され、カンチレバー 111a、111b の先端部（アーム 13 の先端部）がそれぞれ切換線路 106a の両端と接離自在となってもよい。カンチレバー 111c、111d と、線路 101a、101b および切換線路 106a、106b との関係も同様である。

切換線路 106a には、第 2 の制御信号線 104a が接続されており、第 2 の制御信号線 104a を介して制御信号（第 2 の制御信号）S が印加される。切換線路 106b には、第 3 の制御信号線 104b が接続されており、第 3 の制御信号線 104b を介して制御信号（第 3 の制御信号） $\bar{S}$  が印加される。第 2、第 3 の制御信号線 104a、104b により第 1 の制御信号線が構成される。

制御信号 S、 $\bar{S}$  は相補な 2 信号であり、図 34 では、電圧 Vcc と 0（ゼロ）の変化からなる信号である。ここで、0（ゼロ）電位は接地電位を示しており、電圧 Vcc は 0（ゼロ）でない電圧を示している。

一方、主線路 101 を構成する線路 101a、101b にはそれぞれ制御信号線 104c、104d が接続されている。線路 101a、101b には、これらの制御信号 104c、104d を介して、定バイアスが印加される。定バイアスは、制御信号 S、 $\bar{S}$  の 2 つの状態の一方の電圧（この場合、Vcc または 0（ゼロ））であることが望ましい。図 34 では、定バイアスとして接地電位が与えられている。

なお、定バイアスは、制御信号 S、 $\bar{S}$  の 2 つの状態の一方の電圧と厳密に等しくなくてもよく、制御信号 S、 $\bar{S}$  の状態変化によりカンチレバー 111a ~ 11

1 dが確実に動作する範囲で許容される。

また、図示しないが図4に示した移相器と同様に、各カンチレバー111a～111dの先端部下面には第1の絶縁部として絶縁膜がそれぞれ形成されている。ただし、同じ切換線路106a（または106b）に対して設けられた2個のカンチレバー111a、111b（または111c、111d）に対応する2個の絶縁膜のうちの一方は、第2の絶縁部として機能する。切換線路106a、106bにそれぞれ印加された電圧値は、これらの絶縁部によって保持される。

次に、図34に示した移相器の動作を説明する。切換線路106a、106bの両方に制御信号S、 $\bar{S}$ が印加されていないとき（0Vのとき）、カンチレバー111a～111dの先端部はいずれも線路101a、101bの端部と離間しているので、切換線路106a、106bは線路101a、101bに高周波的に接続されていない。

この状態で、第2の制御信号線104aを介して切換線路106aに電圧Vccが印加され、第3の制御信号線104bを介して切換線路106bに接地電位が与えられるものとする。線路101a、101bには共に接地電位が与えられているので、カンチレバー111a、111bの先端部はそれぞれ、線路101a、101bの端部との間に生ずる静電力によって吸引され、線路101a、101bの端部と接触する。これにより、切換線路106aは線路101a、101bに高周波的に接続され、主線路101の寸断箇所を短絡する。

一方、切換線路106bは線路101a、101bと同電位なので、カンチレバー111c、111dの先端部は線路101a、101bの端部と接触せず、切換線路106a、106bは線路101a、101bに高周波的に接続されない。

次に、第2の制御信号線104aを介して切換線路106aに接地電位が与えられ、第3の制御信号線104bを介して切換線路106bに電圧Vccが印加されるものとする。切換線路106aへの電圧Vccの印加が停止されると、カンチレバー111a、111bの先端部と線路101a、101bの端部との間の静

電力がなくなる。このため、カンチレバー111a、111bは元の形状に戻る  
ので、切換線路106aと線路101a、101bとの高周波接続は開放される。

一方、カンチレバー111c、111dの先端部はそれぞれ、線路101a、  
101bの端部との間に生ずる静電力によって吸引され、線路101a、101  
bの端部と接触する。これにより、切換線路106bは、切換線路106aに代  
わって、主線路101の寸断箇所を高周波的に短絡する。

このように、制御信号S、 $\bar{S}$ により、主線路101の寸断箇所を短絡する切換  
線路106a、106bを切り換えることができる。前述したように、切換線路  
106a、106bは互いに電気長が異なっているので、主線路101の寸断箇  
所を短絡する切換線路106a、106bを切り換えることにより、線路101  
aと線路101bとの間の実効的な電気長を変化させることができる。したがっ  
て、主線路101を伝搬する高周波信号RFの移相量を切り換えることができる。

図35は、本発明の第8の実施例による移相器の他の構成例を示す平面図であ  
る。図35に示した移相器では、切換線路106a、106bには定バイアスが  
印加され、主線路101を構成する線路101a、101bに制御信号Sが印加  
されており、この点で図34に示した移相器と相違する。すなわち、図35に示  
すように、線路101a、101bにはそれぞれ第1の制御信号線104e、1  
04fが接続されており、これら第1の制御信号線104e、104fを介して  
制御信号（第1の制御信号）Sが印加される。制御信号Sは、電圧Vccと0（ゼ  
ロ）の変化からなる信号である。

切換線路106aには制御信号線104gが接続されており、この制御信号線  
104gを介して電圧Vccが印加されている。また、切換線路106bには制御  
信号線104hが接続されており、この制御信号線104hを介して接地電位が  
与えられている。

このように、切換線路106a、106bにそれぞれ与えられる定バイアスは、  
制御信号Sの2つの状態の各電圧（この場合、Vccまたは0（ゼロ））であるこ  
とが望ましい。しかし、これらの定バイアスは制御信号Sの2つの状態の各電圧

値と同等の定電圧であればよく、制御信号 S の状態変化によりカンチレバー 111a~111d が確実に動作する範囲で許容される。

また、主線路 101 を構成する線路 101a、101b はそれぞれ、キャパシタ 115a、115b が形成されている。キャパシタ 115a、115b は、図 4 に示したキャパシタ 15a、15b と同様に形成される。これら 2 個のキャパシタ 115a、115b により第 2 の絶縁部が構成される。

前述した第 1 の制御信号線 104e、104f はそれぞれ、線路 101a、101b の端部とキャパシタ 115a、115b との間に接続される。したがって、キャパシタ 115a、115b とカンチレバー 111a~111d 毎に設けられた絶縁膜（図示せず）とにより、第 1 の制御信号線 104e、104f を介して印加された制御信号 S の電圧値は保持される。

このようにして構成された移相器では、線路 101a、101b に制御信号 S として電圧 Vcc が印加されたとき、切換線路 106b が線路 101a、101b に高周波的に接続される。一方、制御信号 S として接地電位が印加されたとき、切換線路 106a が線路 101a、101b に高周波的に接続される。したがって、制御信号 S により主線路 101 の寸断箇所を短絡する切換線路 106a、106b を切り換えられるので、これにより主線路 101 を伝搬する高周波信号 RF の移相量を切り換えられる。

なお、図 34 および図 35 に示した移相器において、制御信号線 104a、104b、104e、104f に第 1 の高周波信号阻止部 6 を接続し、制御信号線 104c、104d、104g、104h に第 2 の高周波信号阻止部 6a を接続することにより、主線路 101 を伝搬する高周波信号 RF の漏洩を防止できる。

#### （第 9 の実施例）

以上、第 1 ~ 第 8 の実施例で示した移相器により、1 ビットのデジタル移相器を実現できる。互いに移相量の異なるこれらの移相器を縦続接続することにより、2 ビット以上のデジタル移相器を構成できる。

図 36 は、2 個の移相器を縦続接続したときの一構成例を示す平面図である。

図36において、図15、図16および図28と同一部分は同一符号をもって示し、適宜その説明を省略する。

図36で縦続接続されている移相器19-1、19-2は共に、図28に示した移相器の一構成例であり、第1、第2の高周波信号阻止部6、6aとして図15、図16に示したフィルタ30が適用されている。ただし、移相器19-1、19-2の移相量はそれぞれ異なっている。

フィルタ30を構成する低インピーダンス $\lambda/4$ 線路32は比較的大面積を必要とする。そこで、図36に示すように、第2の高周波信号阻止部6aとしてのフィルタ30については、各移相器19-1、19-2で1個の低インピーダンス $\lambda/4$ 線路32aを共用する。これにより、フィルタ30により構成された第2の高周波信号阻止部6aを小型化できる。なお、31a-1、31a-2はそれぞれ、移相器19-1、19-2の高インピーダンス $\lambda/4$ 線路である。

第1の高周波信号阻止部6としてのフィルタ30については、移相器19-1の低インピーダンス $\lambda/4$ 線路32-1および移相器19-2の低インピーダンス $\lambda/4$ 線路32-2を多層化し、低インピーダンス $\lambda/4$ 線路32-1、32-2の間に $\text{SiO}_2$ などの絶縁膜35を介挿する。これにより、2個の低インピーダンス $\lambda/4$ 線路32-1、32-2の占める面積を小さくできる。また、各低インピーダンス $\lambda/4$ 線路32-1、32-2は直流ないし低周波的に絶縁されているので、移相器19-1、19-2にそれぞれ与えられる制御信号S1、S2が混信することはない。

図36に示した移相器を製造する場合、図10(A)～(E)および図11(A)～(D)を参照すると、線路1bおよびスタブ2a、2b、3a、3b等を製造する工程(図10(C))で移相器19-1の高インピーダンス $\lambda/4$ 線路31-1、低インピーダンス $\lambda/4$ 線路32-1および第1の制御信号線4-1を同時に製造できる。絶縁膜14、16a、16bを製造する工程(図11(B))で絶縁膜35を同時に製造できる。線路1a、1cおよびカンチレバー11a、11bを製造する工程(図11(C))で移相器19-2の高インピー



ダンス $\lambda/4$ 線路31-2、低インピーダンス $\lambda/4$ 線路32-2および第1の制御信号線4-2を同時に製造できる。このように、図4に示した移相器と同じ工程数で、図36に示した移相器を製造できる。

図37は、2個の移相器を縦続接続したときの他の構成例を示す平面図である。図37で縦続接続されている移相器19-3、19-4は共に、図12、図13に示した移相器と同様に、スタブ3a、3bにそれぞれ制御信号S1、S2が印加される。このタイプの移相器でも、低インピーダンス $\lambda/4$ 線路32-1、32-2を多層化して、小型化を図ることができる。なお、31aは高インピーダンス $\lambda/4$ 線路である。

#### (第10の実施の形態)

本発明による移相器は、他の配線と共に移相器を基板10上に形成してもよい。本発明による移相器はまた、移相器の構成の一部または全部をチップ化してこれを基板10に搭載・実装することによりマイクロ波回路（またはミリ波回路）を形成してもよい。ここで、チップ化とは、単位回路を半導体プロセスなどにより別基板上に多数一括形成して単位回路ごとに切り出し、さらに基板に搭載・実装するための加工を施すことをいう。

図38、図39は、移相器をチップ化したものを基板10に実装して図15、図16に示した移相器を形成したときの平面図である。図38では、主線路1の一部である線路1bと、スタブ2a、2b、3a、3bと、カンチレバー11a、11bと、キャパシタ15a、15bとがチップ71としてチップ化されている。一方、予め基板10上には、主線路1の他の一部である線路1a、1cと、高インピーダンス $\lambda/4$ 線路31と、低インピーダンス $\lambda/4$ 線路32と、第1の制御信号線4とが配線されている。この基板10にチップ71を実装することにより、図15、図16に示した移相器と同等の機能を実現できる。

また、図39では、スタブ2a、3aの端部2aa、3aaとカンチレバー11aとがチップ72aとしてチップ化され、スタブ2b、3bの端部2bb、3bbとカンチレバー11bとがチップ72bとしてチップ化されている。

一方、予め基板10上には、主線路1を構成する線路1a~1cと、スタブ2a、2b、3a、3bの端部2aa、2bb、3aa、3bbを除く部分と、高インピーダンス $\lambda/4$ 線路31と、低インピーダンス $\lambda/4$ 線路32と、第1の制御信号線4とが配線されている。この基板10にチップ72a、72bと、キャパシタ15a、15bとしてのチップコンデンサ73a、73bとを実装することにより、図15、図16に示した移相器と同等の機能を実現できる。

図38、図39に示したように移相器をチップ化することにより、チップ71、72a、72b単体の不良検査を実施できる。これにより、移相器が使用される回路全体の歩留まりを向上できるという利点がある。

#### (第11の実施の形態)

図4に示した移相器では、スタブ2aとスタブ3aとを容量結合する第1の絶縁部として、アーム13の先端部下面とスタブ2aの端部上面との間に介在する絶縁膜14、14aが用いられる。しかし、第1の絶縁部は、これらの絶縁膜14、14aを用いなくても構成できる。

図40は、第1の絶縁部の他の構成例を示す平面図である。また、図41

(A)、(B)は、オフ時の第1の絶縁部の断面図であり、図41(A)は図40におけるA-A'線方向の断面図、図41(B)は図40におけるB-B'線方向の断面図である。また、図42(A)、(B)は、オン時の第1の絶縁部の断面図であり、図42(A)は図40におけるA-A'線方向の断面図、図42(B)は図40におけるB-B'線方向の断面図である。

図40に示すように、スタブ2aの端部の両側に、スタブ2aと離間して、突起部84a、84bがそれぞれ配置されている。突起部84a、84bは図41(A)、(B)に示すように、スタブ2aの厚みよりも僅かに厚く（高く）形成されている。突起部84a、84bは、誘電体、半導体、導体のいずれで形成されてもよい。

一方、スタブ3aの端部上にはポスト82が形成されており、ポスト82の上面にはアーム83の基部が固定されている。アーム83は、ポスト82の上面か

ら隙間を跨いで、スタブ2 aの端部の上方まで延在している。ただし、アーム8 3は基部よりも先端部の方が幅広となっており、図4 0に示すようにアーム8 3の先端部は突起部8 4 a、8 4 bの両方と対向している。

このような構成において、スタブ2 aとアーム8 3との間に制御信号Sに基づく吸引力が発生すると、この吸引力によりアーム8 3の先端部はスタブ2 a側に引き寄せられる。しかし、突起部8 4 a、8 4 bがストッパとして機能し、図4 2 (A)、(B)に示すようにアーム8 3の変位は突起部8 4 a、8 4 bの上面で停止する。このとき、スタブ2 aとアーム8 3との間には薄い空気層8 4が形成される。この空気層8 4が介在することによりスタブ2 aとアーム8 3とは直流ないし低周波的に絶縁されるが、空気層8 4の厚みは十分薄いのでスタブ2 aとアーム8 3とは高周波的に結合される。

以上説明したように、本発明による移相器では、マイクロマシンスイッチのカンチレバーを分布定数線路上に固定設置すると共に、分布定数線路に第1の制御信号を直接印加してこの分布定数線路をマイクロマシンスイッチの制御電極として作用させる。これにより、従来のマイクロマシンスイッチで必要であったポスト、アーム、および上部・下部電極が不要となるので、マイクロマシンスイッチを小型化できる。したがって、スイッチング素子としてマイクロマシンスイッチを使用する移相器を全体として小型化できる。また、マイクロマシンスイッチの構造が簡単であるので、少ない工程で移相器を製造できる。

また、高周波信号の通過を阻止する第1の高周波信号阻止部を第1の制御信号線に接続することにより、第1の制御信号線への高周波信号の漏洩を防止できる。したがって、マイクロマシンスイッチの挿入損失を低減できる。また、第1の制御信号線から他の線路への電磁的結合を防止できるので、移相器が使用される回路の高周波特性を改善できる。

また、移相器に含まれる第1および第2の分布定数線路のうち、第1の制御信号が印加されない方の分布定数線路に第4の制御信号線を接続し、この第4の制御信号線を介して静電誘導に基づく電荷の充放電を行う。これにより、マイクロ

マシンスイッチのスイッチング動作が安定すると共にスイッチング速度が速くなるので、移相器の移相量の切り換えを確実にしかも迅速に行うことができる。

また、第1の制御信号が印加されない方の分布定数線路に第4の制御信号線を接続し、第1の制御信号とは逆の極性の電圧をかけておくことにより、第1の制御信号の電圧の大きさを小さくできるので、サージおよびノイズの発生を抑制できる。

これらの場合、高周波信号の通過を阻止する第2の高周波信号阻止部を第4の制御信号線に接続することにより、第4の制御信号線への高周波信号の漏洩を防止できる。したがって、挿入損失の増加や高周波特性の劣化といった問題は生じない。

また、第1および第2の高周波信号阻止部を共にキャパシタを用いたバイアスティーで構成する場合、構成部品を共用することにより、構成を簡略化できる。

#### 産業上の利用可能性

本発明による移相器の種々の実施例を説明したが、本発明による移相器は例えばフェーズドアレーアンテナなどに使用できる。

## 請求の範囲

1. マイクロマシンスイッチのオン／オフ制御により高周波信号の通過位相を切り換える移相器において、

前記マイクロマシンスイッチは、

互いに離間して基板上に配置された第1および第2の分布定数線路と、

前記第1または第2の分布定数線路に電氣的に接続されかつ電圧の2値変化からなる第1の制御信号を印加するための第1の制御信号線と、

一端が前記第1および第2の分布定数線路の一方に固定されると共に、他端が前記第1および第2の分布定数線路の他方と接離自在となるように形成され、かつ導電性部材を含むカンチレバーと、

前記第1および第2の分布定数線路の他方と前記カンチレバーとの対向領域に形成された第1の絶縁部と、

前記第1の絶縁部と共に前記第1の制御信号の電圧値を保持するための第2の絶縁部とを備えることを特徴とする移相器。

2. 請求項1記載の移相器において、

前記第1の絶縁部は、前記第1および第2の分布定数線路の他方の上面と前記カンチレバーの下面の少なくとも一方に形成された絶縁膜であることを特徴とする移相器。

3. 請求項1記載の移相器において、

前記第1の制御信号線に接続されかつ前記高周波信号の通過を阻止する第1の高周波信号阻止部を備えることを特徴とする移相器。

4. 請求項3記載の移相器において、

前記第1の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続される方に一端が接続され、かつ前記高周波信号の波長の約1/4の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特

性インピーダンスを有する高インピーダンス線路と、

前記高インピーダンス線路の他端に一端が接続されると共に、他端が開放されかつ前記高周波信号の波長の約  $1/4$  の電気長であって前記高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とからなり、

前記第 1 の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

5. 請求項 3 記載の移相器において、

前記第 1 の高周波信号阻止部は、

前記第 1 および第 2 の分布定数線路のうち前記第 1 の制御信号線が電氣的に接続される方に一端が接続され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一方の電極が前記高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタとからなり、

前記第 1 の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

6. 請求項 3 記載の移相器において、

前記第 1 の高周波信号阻止部は、インダクタンス素子からなることを特徴とする移相器。

7. 請求項 3 記載の移相器において、

前記第 1 の高周波信号阻止部は、前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなることを特徴とする移相器。

8. 請求項 7 記載の移相器において、

前記抵抗素子は、前記第 1 の制御信号線に直列に挿入接続されていることを特徴とする移相器。

9. 請求項7記載の移相器において、

前記抵抗素子は、一端が前記第1の制御信号線に接続されると共に、他端が開放されていることを特徴とする移相器。

10. 請求項1記載の移相器において、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ静電誘導により発生する電荷を充放電するための第4の制御信号線を備えることを特徴とする移相器。

11. 請求項1記載の移相器において、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ前記第1の制御信号と逆の極性を有する定電圧を印加するための第4の制御信号線と、

前記第1および第2の分布定数線路のうち前記第4の制御信号線と電氣的に接続される方に形成され、かつ前記第2の絶縁部と共に前記第4の制御信号線より印加される前記定電圧の電圧値を保持するための第3の絶縁部とを備えることを特徴とする移相器。

12. 請求項10記載の移相器において、

前記第4の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第2の高周波信号阻止部を備えることを特徴とする移相器。

13. 請求項11記載の移相器において、

前記第4の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第2の高周波信号阻止部を備えることを特徴とする移相器。

14. 請求項12または13記載の移相器において、

前記第2の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一端が前記高インピーダンス線路の他端に接続されると共に、他端が開放されかつ前記高周波信号の波長の約  $1/4$  の電気長であって前記高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とからなり、

前記第 4 の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

15. 請求項 12 または 13 記載の移相器において、

前記第 2 の高周波信号阻止部は、

前記第 1 および第 2 の分布定数線路のうち前記第 1 の制御信号線が電氣的に接続されていない方に一端が接続され、かつ前記高周波信号の波長の約  $1/4$  の電気長で前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一方の電極が前記高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタとからなり、

前記第 4 の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

16. 請求項 12 または 13 記載の移相器において、

前記第 2 の高周波信号阻止部は、インダクタンス素子からなることを特徴とする移相器。

17. 請求項 12 または 13 記載の移相器において、

前記第 2 の高周波信号阻止部は、前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなることを特徴とする移相器。

18. 請求項 17 記載の移相器において、

前記抵抗素子は、前記第 4 の制御信号線に直列に挿入接続されていることを特徴とする移相器。

19. 請求項 17 記載の移相器において、



前記抵抗素子は、一端が前記第 4 の制御信号線に接続されると共に、他端が開放されていることを特徴とする移相器。

20. 請求項 1 記載の移相器において、

前記第 1 および第 2 の分布定数線路にそれぞれの一端が接続され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する第 1 および第 2 の高インピーダンス線路と、

一方の電極が前記第 1 の高インピーダンス線路の他端に接続されると共に、他方の電極が前記第 2 の高インピーダンス線路の他端に接続されたキャパシタとを備え、

前記第 1 の高インピーダンス線路の他端は、前記第 1 の制御信号線に接続され、前記第 2 の高インピーダンス線路の他端は、接地に接続されていることを特徴とする移相器。

21. 高周波信号が伝搬する主線路と、

前記主線路に接続されると共に、先端が開放された第 1 の分布定数線路と、

前記第 1 の分布定数線路の先端と離間するように配置され、かつ先端が開放された第 2 の分布定数線路と、

一端が前記第 1 および第 2 の分布定数線路の一方に固定されると共に、他端が前記第 1 および第 2 の分布定数線路の他方と接離自在となるように形成され、かつ導電性部材を含むカンチレバーと、

前記第 1 または第 2 の分布定数線路に電気的に接続され、かつ電圧の 2 値変化からなる第 1 の制御信号を印加するための第 1 の制御信号線と、

前記第 1 および第 2 の分布定数線路の他方と前記カンチレバーとの対向領域に形成された第 1 の絶縁部と、

前記第 1 の絶縁部と共に前記第 1 の制御信号の電圧値を保持するための第 2 の絶縁部とを備えることを特徴とする移相器。

22. 請求項 21 記載の移相器において、

前記第2の絶縁部は、前記主線路の途中に形成された2個のキャパシタにより構成され、

前記第1の分布定数線路および前記第1の制御信号線は共に、前記2個のキャパシタの間の前記主線路に電氣的に接続されることを特徴とする移相器。

23. 請求項21記載の移相器において、

前記第1の制御信号線は、前記第2の分布定数線路に電氣的に接続され、

前記第2の絶縁部は、前記第2の分布定数線路の開放された先端により構成されることを特徴とする移相器。

24. 請求項21記載の移相器において、

前記第1の絶縁部は、前記第1および第2の分布定数線路の他方の上面と前記カンチレバーの下面の少なくとも一方に形成された絶縁膜であることを特徴とする移相器。

25. 請求項21記載の移相器において、

前記第1の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第1の高周波信号阻止部を備えることを特徴とする移相器。

26. 請求項25記載の移相器において、

前記第1の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続される方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

前記高インピーダンス線路の他端に一端が接続されると共に、他端が開放され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とからなり、

前記第1の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

27. 請求項25記載の移相器において、

前記第1の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続される方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一方の電極が前記高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタとからなり、

前記第1の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

28. 請求項25記載の移相器において、

前記第1の高周波信号阻止部は、インダクタンス素子からなることを特徴とする移相器。

29. 請求項25記載の移相器において、

前記第1の高周波信号阻止部は、前記第1および第2の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなることを特徴とする移相器。

30. 請求項29記載の移相器において、

前記抵抗素子は、前記第1の制御信号線に直列に挿入接続されていることを特徴とする移相器。

31. 請求項29記載の移相器において、

前記抵抗素子は、一端が前記第1の制御信号線に接続されると共に、他端が開放されていることを特徴とする移相器。

32. 請求項21記載の移相器において、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ静電誘導により発生する電荷を充放電するための第4の制御信号線を備えることを特徴とする移相器。

33. 請求項21記載の移相器において、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ前記第1の制御信号と逆の極性を有する定電圧を印加するための第4の制御信号線と、

前記第1および第2の分布定数線路のうち前記第4の制御信号線と電氣的に接続される方に形成され、かつ前記第2の絶縁部と共に前記第4の制御信号線より印加される前記定電圧の電圧値を保持するための第3の絶縁部とを備えることを特徴とする移相器。

34. 請求項32記載の移相器において、

前記第4の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第2の高周波信号阻止部を備えることを特徴とする移相器。

35. 請求項33記載の移相器において、

前記第4の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第2の高周波信号阻止部を備えることを特徴とする移相器。

36. 請求項34または35記載の移相器において、

前記第2の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一端が前記高インピーダンス線路の他端に接続されると共に、他端が開放され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とからなり、

前記第4の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

37. 請求項34または35記載の移相器において、

前記第 2 の高周波信号阻止部は、

前記第 1 および第 2 の分布定数線路のうち前記第 1 の制御信号線が電氣的に接続されていない方に一端が接続され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一方の電極が前記高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタとからなり、

前記第 4 の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

38. 請求項 34 または 35 記載の移相器において、

前記第 2 の高周波信号阻止部は、インダクタンス素子からなることを特徴とする移相器。

39. 請求項 34 または 35 記載の移相器において、

前記第 2 の高周波信号阻止部は、前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなることを特徴とする移相器。

40. 請求項 39 記載の移相器において、

前記抵抗素子は、前記第 4 の制御信号線に直列に挿入接続されていることを特徴とする移相器。

41. 請求項 39 記載の移相器において、

前記抵抗素子は、一端が前記第 4 の制御信号線に接続されると共に、他端が開放されていることを特徴とする移相器。

42. 請求項 21 記載の移相器において、

前記第 1 および第 2 の分布定数線路にそれぞれの一端が接続され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する第 1 および第 2 の高インピーダンス線路と、

一方の電極が前記第 1 の高インピーダンス線路の他端に接続されると共に、他方の電極が前記第 2 の高インピーダンス線路の他端に接続されたキャパシタとを備え、

前記第 1 の高インピーダンス線路の他端は、前記第 1 の制御信号線に接続され、前記第 2 の高インピーダンス線路の他端は、接地に接続されていることを特徴とする移相器。

4 3. 高周波信号が伝搬する主線路と、

前記主線路に接続されると共に先端が開放された第 1 の分布定数線路と、

前記第 1 の分布定数線路の先端と離間するように配置された接地と、

一端が前記第 1 および第 2 の分布定数線路の一方に固定されると共に、他端が前記第 1 および第 2 の分布定数線路の他方と接離自在となるように形成され、かつ導電性部材を含むカンチレバーと、

前記第 1 または第 2 の分布定数線路に電氣的に接続され、かつ電圧の 2 値変化からなる第 1 の制御信号を印加するための第 1 の制御信号線と、

前記第 1 および第 2 の分布定数線路の他方と前記カンチレバーとの対向領域に形成された第 1 の絶縁部と、

前記第 1 の絶縁部と共に前記第 1 の制御信号の電圧値を保持するための第 2 の絶縁部とを備えることを特徴とする移相器。

4 4. 請求項 4 3 記載の移相器において、

前記第 2 の絶縁部は、前記主線路の途中に形成された 2 個のキャパシタにより構成され、

前記第 1 の分布定数線路および前記第 1 の制御信号線は共に、前記 2 個のキャパシタの間の前記主線路に電氣的に接続されることを特徴とする移相器。

4 5. 請求項 4 3 記載の移相器において、

前記第 1 の制御信号線は、前記第 2 の分布定数線路に電氣的に接続され、

前記第 2 の絶縁部は、前記第 2 の分布定数線路の開放された先端により構成されることを特徴とする移相器。

46. 請求項43記載の移相器において、

前記第1の絶縁部は、前記第1および第2の分布定数線路の他方の上面と前記カンチレバーの下面の少なくとも一方に形成された絶縁膜であることを特徴とする移相器。

47. 請求項43記載の移相器において、

前記第1の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第1の高周波信号阻止部を備えることを特徴とする移相器。

48. 請求項47記載の移相器において、

前記第1の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続される方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

前記高インピーダンス線路の他端に一端が接続されると共に、他端が開放され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とからなり、

前記第1の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

49. 請求項47記載の移相器において、

前記第1の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続される方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一方の電極が前記高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタとからなり、

前記第 1 の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

50. 請求項 47 記載の移相器において、

前記第 1 の高周波信号阻止部は、インダクタンス素子からなることを特徴とする移相器。

51. 請求項 47 記載の移相器において、

前記第 1 の高周波信号阻止部は、前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなることを特徴とする移相器。

52. 請求項 51 記載の移相器において、

前記抵抗素子は、前記第 1 の制御信号線に直列に挿入接続されていることを特徴とする移相器。

53. 請求項 51 記載の移相器において、

前記抵抗素子は、一端が前記第 1 の制御信号線に接続されると共に、他端が開放されていることを特徴とする移相器。

54. 請求項 43 記載の移相器において、

前記第 1 および第 2 の分布定数線路のうち前記第 1 の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ静電誘導により発生する電荷を充放電するための第 4 の制御信号線を備えることを特徴とする移相器。

55. 請求項 43 記載の移相器において、

前記第 1 および第 2 の分布定数線路のうち前記第 1 の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ前記第 1 の制御信号と逆の極性を有する定電圧を印加するための第 4 の制御信号線と、

前記第 1 および第 2 の分布定数線路のうち前記第 4 の制御信号線と電氣的に接続される方に形成され、かつ前記第 2 の絶縁部と共に前記第 4 の制御信号線より印加される前記定電圧の電圧値を保持するための第 3 の絶縁部とを備えることを特徴とする移相器。



56. 請求項54記載の移相器において、

前記第4の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第2の高周波信号阻止部を備えることを特徴とする移相器。

57. 請求項55記載の移相器において、

前記第4の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第2の高周波信号阻止部を備えることを特徴とする移相器。

58. 請求項56または57記載の移相器において、

前記第2の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一端が前記高インピーダンス線路の他端に接続されると共に、他端が開放され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とからなり、

前記第4の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

59. 請求項56または57記載の移相器において、

前記第2の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長で前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一方の電極が前記高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタとからなり、

前記第4の制御信号線は、前記高インピーダンス線路の他端に接続されている

ことを特徴とする移相器。

60. 請求項56または57記載の移相器において、

前記第2の高周波信号阻止部は、インダクタンス素子からなることを特徴とする移相器。

61. 請求項56または57記載の移相器において、

前記第2の高周波信号阻止部は、前記第1および第2の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなることを特徴とする移相器。

62. 請求項61記載の移相器において、

前記抵抗素子は、前記第4の制御信号線に直列に挿入接続されていることを特徴とする移相器。

63. 請求項61記載の移相器において、

前記抵抗素子は、一端が前記第4の制御信号線に接続されると共に、他端が開放されていることを特徴とする移相器。

64. 請求項43記載の移相器において、

前記第1および第2の分布定数線路にそれぞれの一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する第1および第2の高インピーダンス線路と、

一方の電極が前記第1の高インピーダンス線路の他端に接続されると共に、他方の電極が前記第2の高インピーダンス線路の他端に接続されたキャパシタとを備え、

前記第1の高インピーダンス線路の他端は、前記第1の制御信号線に接続され、

前記第2の高インピーダンス線路の他端は、接地に接続されていることを特徴とする移相器。

65. 寸断箇所のある第1の分布定数線路と、互いに電気長の異なる2本の第2の分布定数線路と、前記第1の分布定数線路の寸断箇所を短絡する前記第2

の分布定数線路を切り換えて高周波信号の通過位相を変化させるマイクロマシンスイッチとを備えた移相器において、

前記マイクロマシンスイッチは、

前記第2の分布定数線路毎に設けられ、一端が前記第1および第2の分布定数線路の一方に固定されると共に、他端が前記第1および第2の分布定数線路の他方と接離自在となるように形成され、かつ導電性部材を含むカンチレバーと、

一方の前記第2の分布定数線路に電氣的に接続され、かつ電圧の2値変化からなる第2の制御信号を印加するための第2の制御信号線と、

他方の前記第2の分布定数線路に電氣的に接続され、かつ前記第2の制御信号と相補な第3の制御信号を印加するための第3の制御信号線と、

前記第1および第2の分布定数線路の他方と前記各カンチレバーとの対向領域にそれぞれ形成された第1の絶縁部と、

これらの第1の絶縁部と共に前記第2および第3の制御信号の電圧値を保持するための第2の絶縁部とを備え、

前記第2および第3の制御信号線により第1の制御信号線が構成されることを特徴とする移相器。

66. 請求項65記載の移相器において、

前記カンチレバーは、前記各第2の分布定数線路の両端にそれぞれ設けられることを特徴とする移相器。

67. 請求項65記載の移相器において、

前記第1の絶縁部は、前記第1および第2の分布定数線路の他方の上面と前記カンチレバーの下面の少なくとも一方に形成された絶縁膜であることを特徴とする移相器。

68. 請求項65記載の移相器において、

前記第1の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第1の高周波信号阻止部を備えることを特徴とする移相器。

69. 請求項65記載の移相器において、

前記第 1 の高周波信号阻止部は、

前記第 1 および第 2 の分布定数線路のうち前記第 1 の制御信号線が電氣的に接続される方に一端が接続され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

前記高インピーダンス線路の他端に一端が接続されると共に、他端が開放され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とからなり、

前記第 1 の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

70. 請求項 65 記載の移相器において、

前記第 1 の高周波信号阻止部は、

前記第 1 および第 2 の分布定数線路のうち前記第 1 の制御信号線が電氣的に接続される方に一端が接続され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一方の電極が前記高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタとからなり、

前記第 1 の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

71. 請求項 65 記載の移相器において、

前記第 1 の高周波信号阻止部は、インダクタンス素子からなることを特徴とする移相器。

72. 請求項 65 記載の移相器において、

前記第 1 の高周波信号阻止部は、前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなることを

特徴とする移相器。

73. 請求項72記載の移相器において、

前記抵抗素子は、前記第1の制御信号線に直列に挿入接続されていることを特徴とする移相器。

74. 請求項72記載の移相器において、

前記抵抗素子は、一端が前記第1の制御信号線に接続されると共に、他端が開放されていることを特徴とする移相器。

75. 請求項65記載の移相器において、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ静電誘導により発生する電荷を充放電するための第4の制御信号線を備えることを特徴とする移相器。

76. 請求項65記載の移相器において、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ前記第1の制御信号と逆の極性を有する定電圧を印加するための第4の制御信号線と、

前記第1および第2の分布定数線路のうち前記第4の制御信号線の電氣的に接続される方に形成され、かつ前記第2の絶縁部と共に前記第4の制御信号線より印加される前記定電圧の電圧値を保持するための第3の絶縁部とを備えることを特徴とする移相器。

77. 請求項75記載の移相器において、

前記第4の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第2の高周波信号阻止部を備えることを特徴とする移相器。

78. 請求項76記載の移相器において、

前記第4の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第2の高周波信号阻止部を備えることを特徴とする移相器。

79. 請求項77または78記載の移相器において、

前記第2の高周波信号阻止部は、

前記第 1 および第 2 の分布定数線路のうち前記第 1 の制御信号線が電氣的に接続されていない方に一端が接続され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一端が前記高インピーダンス線路の他端に接続されると共に、他端が開放され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とからなり、

前記第 4 の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

80. 請求項 77 または 78 記載の移相器において、

前記第 2 の高周波信号阻止部は、

前記第 1 および第 2 の分布定数線路のうち前記第 1 の制御信号線が電氣的に接続されていない方に一端が接続され、かつ前記高周波信号の波長の約  $1/4$  の電気長で前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一方の電極が前記高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタとからなり、

前記第 4 の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

81. 請求項 77 または 78 記載の移相器において、

前記第 2 の高周波信号阻止部は、インダクタンス素子からなることを特徴とする移相器。

82. 請求項 77 または 78 記載の移相器において、

前記第 2 の高周波信号阻止部は、前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなることを特徴とする移相器。

83. 請求項82記載の移相器において、

前記抵抗素子は、前記第4の制御信号線に直列に挿入接続されていることを特徴とする移相器。

84. 請求項82記載の移相器において、

前記抵抗素子は、一端が前記第4の制御信号線に接続されると共に、他端が開放されていることを特徴とする移相器。

85. 請求項65記載の移相器において、

前記第1および第2の分布定数線路にそれぞれの一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する第1および第2の高インピーダンス線路と、

一方の電極が前記第1の高インピーダンス線路の他端に接続されると共に、他方の電極が前記第2の高インピーダンス線路の他端に接続されたキャパシタとを備え、

前記第1の高インピーダンス線路の他端は、前記第1の制御信号線に接続され、前記第2の高インピーダンス線路の他端は、接地に接続されていることを特徴とする移相器。

86. 寸断箇所のある第1の分布定数線路と、互いに電気長の異なる2本の第2の分布定数線路と、前記第1の分布定数線路の寸断箇所を短絡する前記第2の分布定数線路を切り換えて高周波信号の通過位相を変化させるマイクロマシンスイッチとを備えた移相器において、

前記マイクロマシンスイッチは、

前記第2の分布定数線路毎に設けられ、一端が前記第1および第2の分布定数線路の一方に固定されると共に、他端が前記第1および第2の分布定数線路の他方と接離自在となるように形成され、かつ導電性部材を含むカンチレバーと、

前記第1の分布定数線路に電氣的に接続され、かつ電圧の2値変化からなる第1の制御信号を印加する第1の制御信号線と、

前記第 1 および第 2 の分布定数線路の他方と前記各カンチレバーとの対向領域にそれぞれ形成された第 1 の絶縁部と、

これらの第 1 の絶縁部と共に前記第 1 の制御信号の電圧値を保持するための第 2 の絶縁部とを備え、

前記各第 2 の分布定数線路には前記第 1 の制御信号の 2 状態の各電圧値と同等の定電圧がそれぞれ印加されることを特徴とする移相器。

87. 請求項 86 記載の移相器において、

前記カンチレバーは、前記各第 2 の分布定数線路の両端にそれぞれ設けられることを特徴とする移相器。

88. 請求項 86 記載の移相器において、

前記第 1 の絶縁部は、前記第 1 および第 2 の分布定数線路の他方の上面と前記カンチレバーの下面の少なくとも一方に形成された絶縁膜であることを特徴とする移相器。

89. 請求項 86 記載の移相器において、

前記第 1 の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第 1 の高周波信号阻止部を備えることを特徴とする移相器。

90. 請求項 89 記載の移相器において、

前記第 1 の高周波信号阻止部は、

前記第 1 および第 2 の分布定数線路のうち前記第 1 の制御信号線が電氣的に接続される方に一端が接続され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記第 1 および第 2 の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

前記高インピーダンス線路の他端に一端が接続されると共に、他端が開放され、かつ前記高周波信号の波長の約  $1/4$  の電気長であって前記高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とからなり、

前記第 1 の制御信号線は、前記高インピーダンス線路の他端に接続されている



ことを特徴とする移相器。

91. 請求項89記載の移相器において、

前記第1の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続される方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一方の電極が前記高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタとからなり、

前記第1の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

92. 請求項89記載の移相器において、

前記第1の高周波信号阻止部は、インダクタンス素子からなることを特徴とする移相器。

93. 請求項89記載の移相器において、

前記第1の高周波信号阻止部は、前記第1および第2の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなることを特徴とする移相器。

94. 請求項93記載の移相器において、

前記抵抗素子は、前記第1の制御信号線に直列に挿入接続されていることを特徴とする移相器。

95. 請求項93記載の移相器において、

前記抵抗素子は、一端が前記第1の制御信号線に接続されると共に、他端が開放されていることを特徴とする移相器。

96. 請求項86記載の移相器において、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ静電誘導により発生する電荷を充放

電するための第4の制御信号線を備えることを特徴とする移相器。

97. 請求項86記載の移相器において、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に電氣的に接続され、かつ前記第1の制御信号と逆の極性を有する定電圧を印加するための第4の制御信号線と、

前記第1および第2の分布定数線路のうち前記第4の制御信号線の電氣的に接続される方に形成され、かつ前記第2の絶縁部と共に前記第4の制御信号線より印加される前記定電圧の電圧値を保持するための第3の絶縁部とを備えることを特徴とする移相器。

98. 請求項96記載の移相器において、

前記第4の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第2の高周波信号阻止部を備えることを特徴とする移相器。

99. 請求項97記載の移相器において、

前記第4の制御信号線に接続され、かつ前記高周波信号の通過を阻止するための第2の高周波信号阻止部を備えることを特徴とする移相器。

100. 請求項98または99記載の移相器において、

前記第2の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一端が前記高インピーダンス線路の他端に接続されると共に、他端が開放され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記高インピーダンス線路の特性インピーダンスよりも小さな特性インピーダンスを有する低インピーダンス線路とからなり、

前記第4の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

101. 請求項98または99記載の移相器において、

前記第2の高周波信号阻止部は、

前記第1および第2の分布定数線路のうち前記第1の制御信号線が電氣的に接続されていない方に一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長で前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する高インピーダンス線路と、

一方の電極が前記高インピーダンス線路の他端に接続されると共に、他方の電極が接地に接続されたキャパシタとからなり、

前記第4の制御信号線は、前記高インピーダンス線路の他端に接続されていることを特徴とする移相器。

102. 請求項98または99記載の移相器において、

前記第2の高周波信号阻止部は、インダクタンス素子からなることを特徴とする移相器。

103. 請求項98または99記載の移相器において、

前記第2の高周波信号阻止部は、前記第1および第2の分布定数線路の特性インピーダンスよりも十分大きなインピーダンスを有する抵抗素子からなることを特徴とする移相器。

104. 請求項103記載の移相器において、

前記抵抗素子は、前記第4の制御信号線に直列に挿入接続されていることを特徴とする移相器。

105. 請求項103記載の移相器において、

前記抵抗素子は、一端が前記第4の制御信号線に接続されると共に、他端が開放されていることを特徴とする移相器。

106. 請求項86記載の移相器において、

前記第1および第2の分布定数線路にそれぞれの一端が接続され、かつ前記高周波信号の波長の約 $1/4$ の電気長であって前記第1および第2の分布定数線路の特性インピーダンスよりも大きな特性インピーダンスを有する第1および第2

の高インピーダンス線路と、

一方の電極が前記第1の高インピーダンス線路の他端に接続されると共に、他方の電極が前記第2の高インピーダンス線路の他端に接続されたキャパシタとを備え、

前記第1の高インピーダンス線路の他端は、前記第1の制御信号線に接続され、前記第2の高インピーダンス線路の他端は、接地に接続されていることを特徴とする移相器。

107. 基板上に主線路の一部と、前記主線路の一部に接続された第1の分布定数線路と、端部が前記第1の分布定数線路の端部と離間する第2の分布定数線路と、前記主線路の一部に接続された制御信号線とを形成する第1の工程と、

前記第1および第2の分布定数線路の間の隙間から前記第1または第2の分布定数線路の端部にかけての領域上に犠牲層を形成する第2の工程と、

前記犠牲層上における前記第1または第2の分布定数線路の端部と対向する部分に第1の絶縁膜を形成すると共に、前記主線路の一部の両端上に第2の絶縁膜を形成する第3の工程と、

前記犠牲層が形成されていない前記第2または第1の分布定数線路の端部から前記犠牲層上の前記第1の絶縁膜に至る部分に金属からなるカンチレバーを形成すると同時に、前記第2の絶縁膜上から前記基板上に主線路の他部を形成する第4の工程と、

前記犠牲層を除去する第5の工程とを含むことを特徴とする移相器の製造方法。

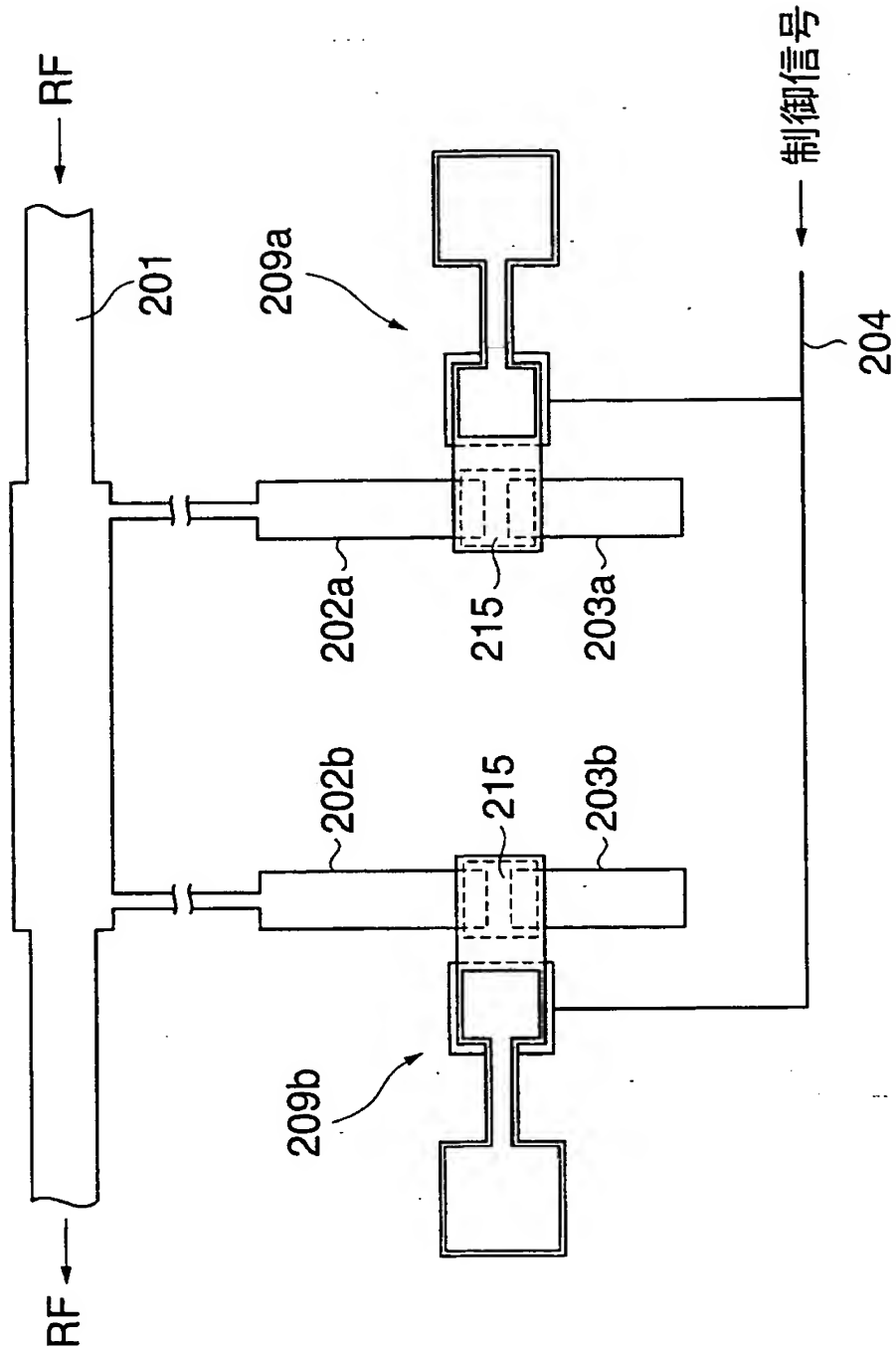


図 1

**THIS PAGE BLANK (USPTO)**

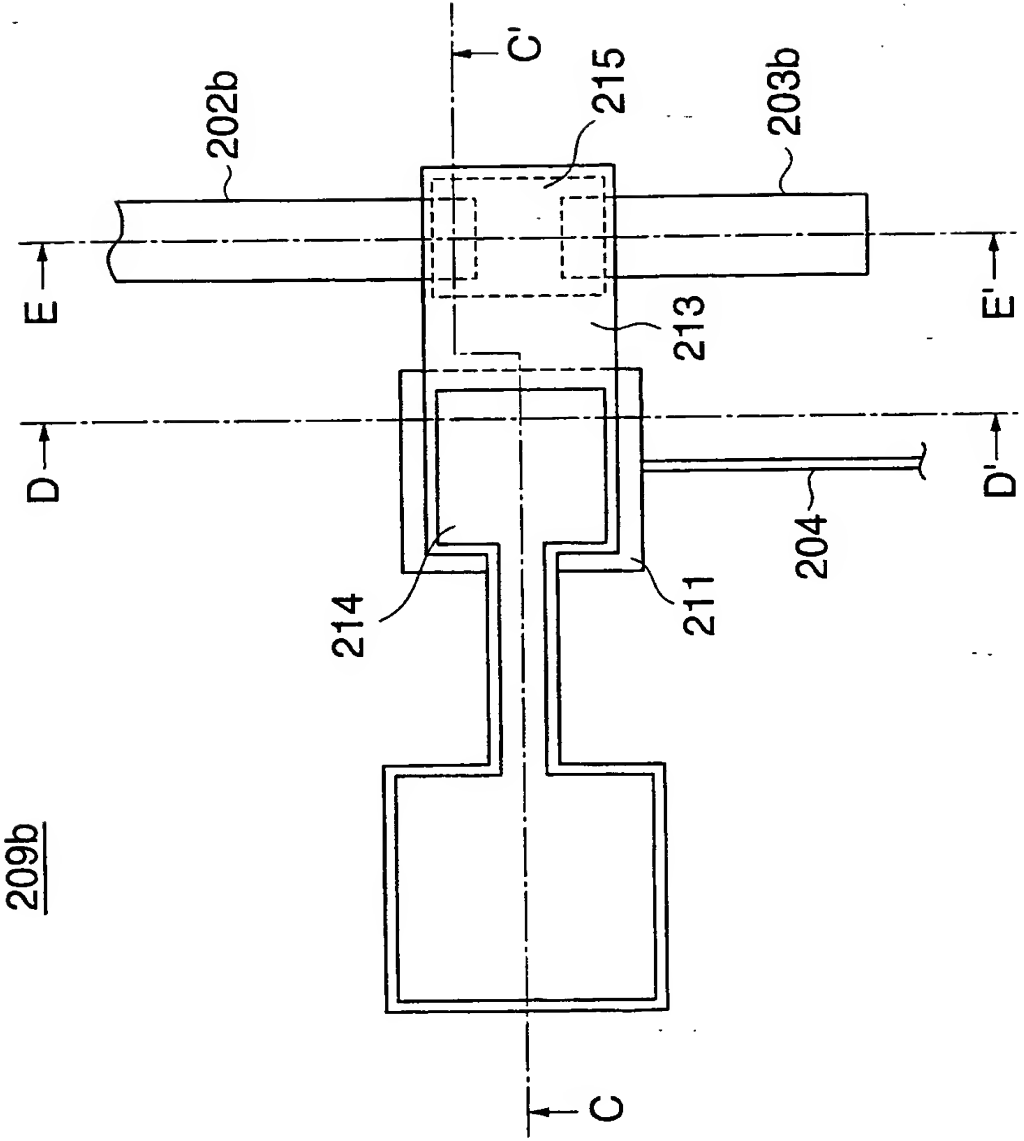


図 2

**THIS PAGE BLANK (USPTO)**



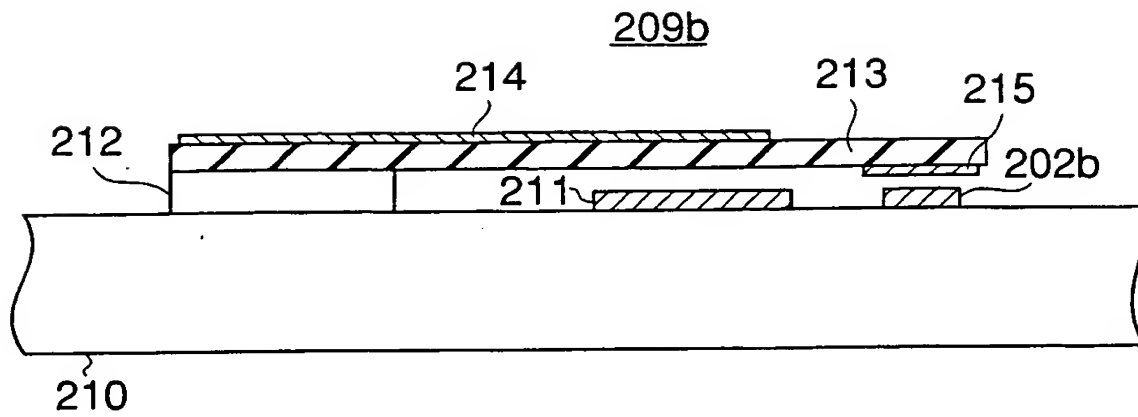


図 3 (A)

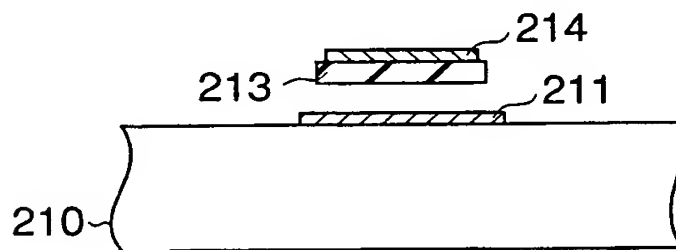


図 3 (B)

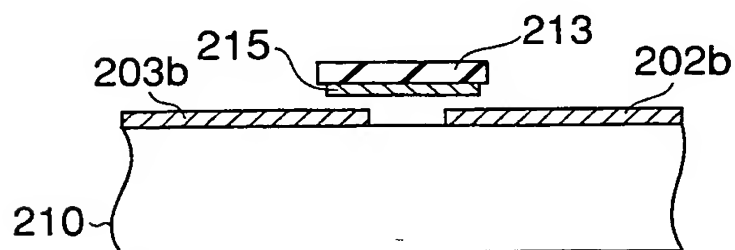


図 3 (C)

**THIS PAGE BLANK (USPTO)**

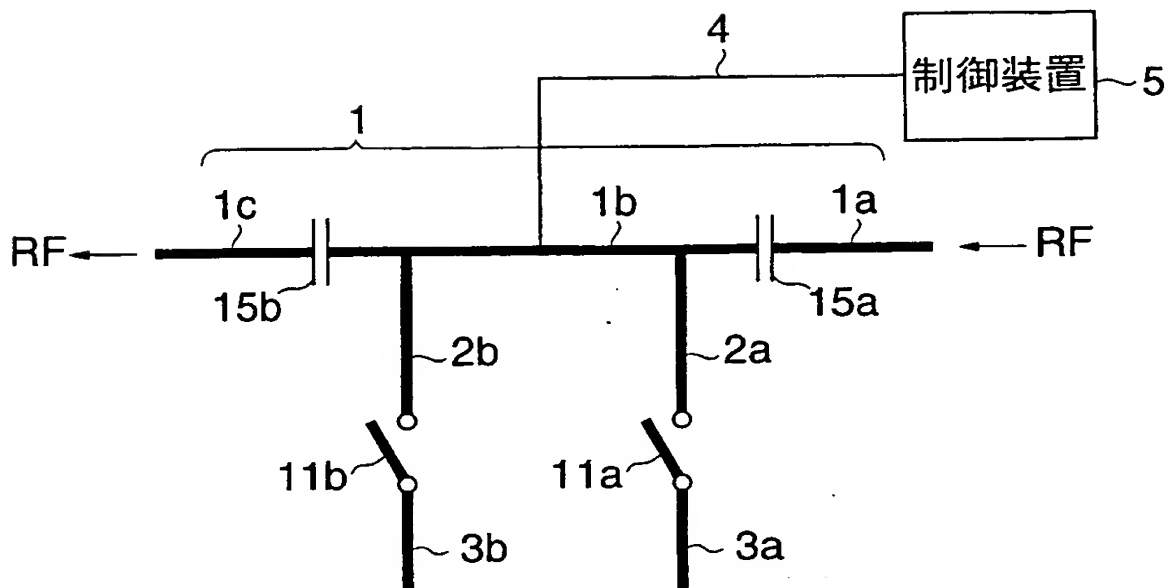


図 4

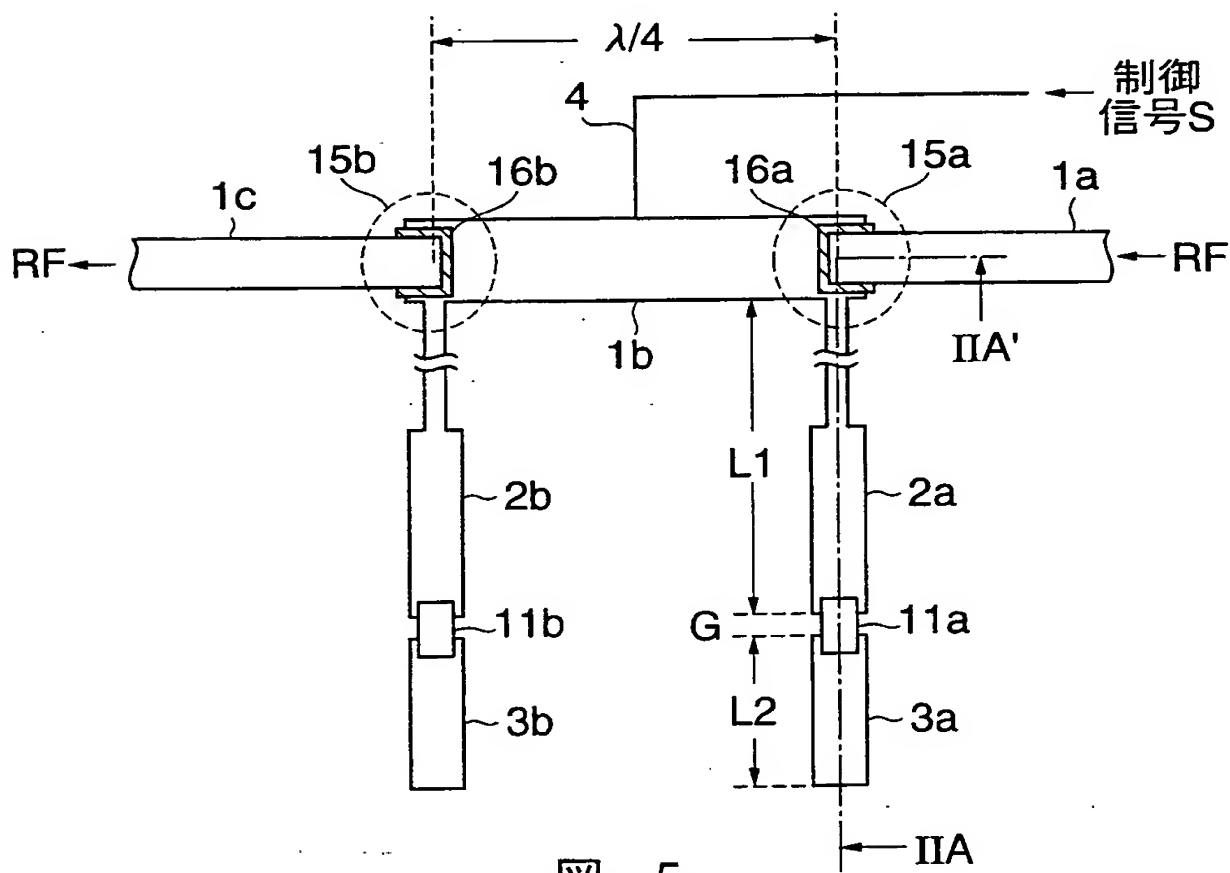


図 5

THIS PAGE BLANK (USPTO)

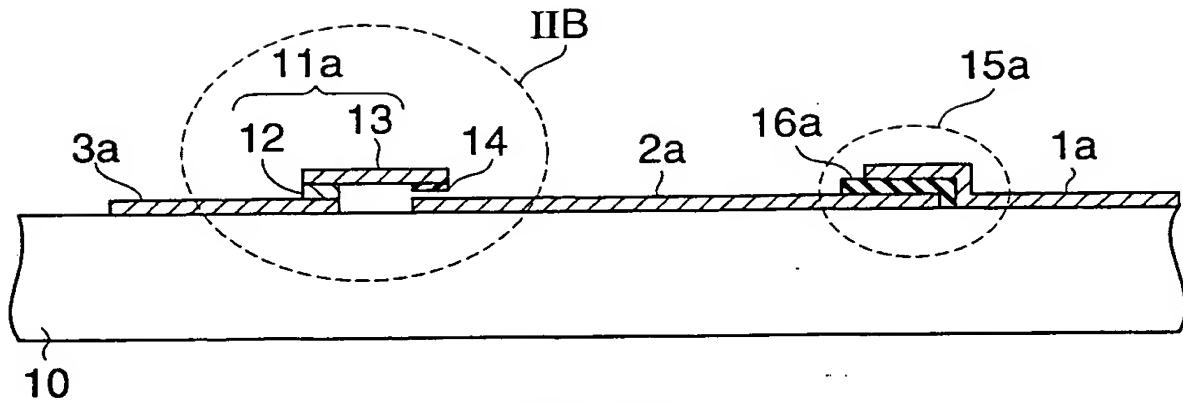


図 6 (A)

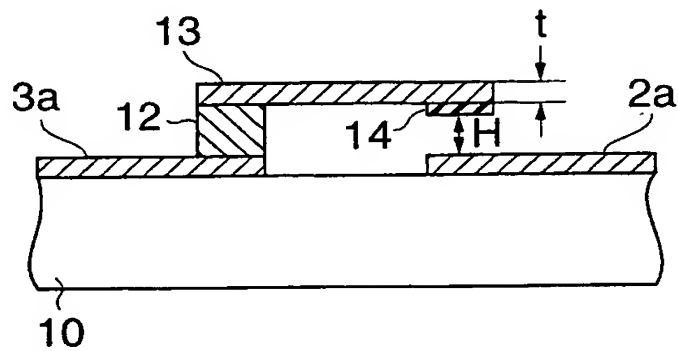


図 6 (B)

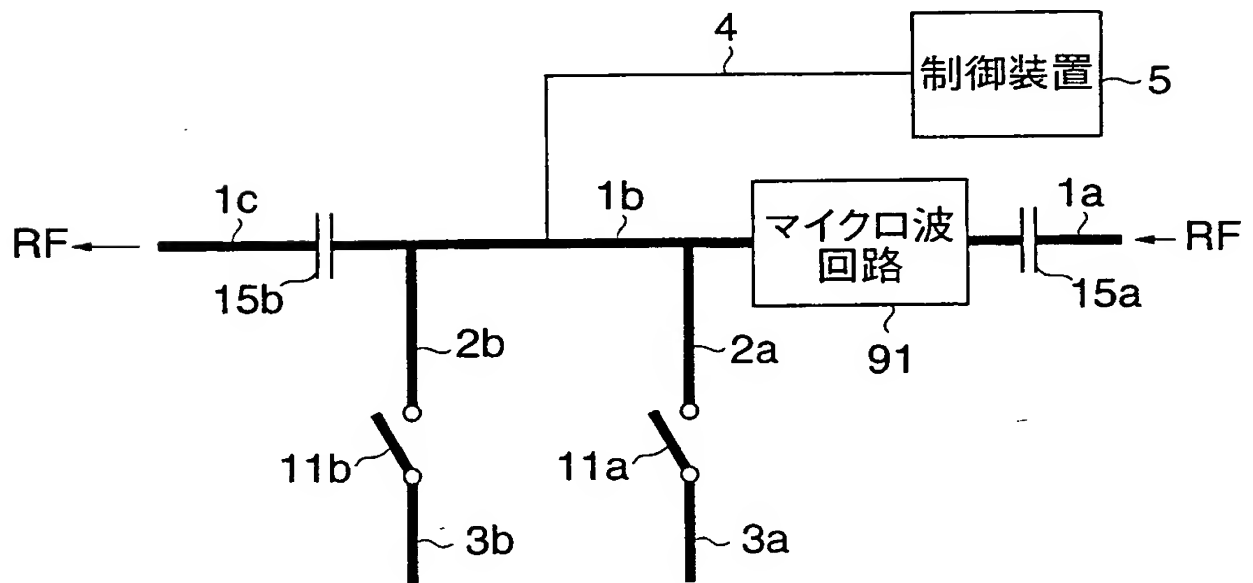


图 7

THIS PAGE BLANK (USPTO)

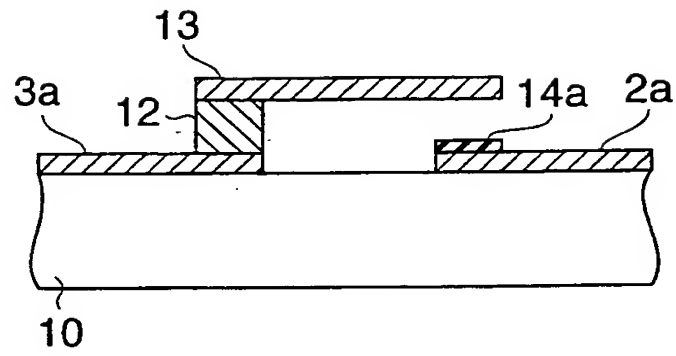


図 8

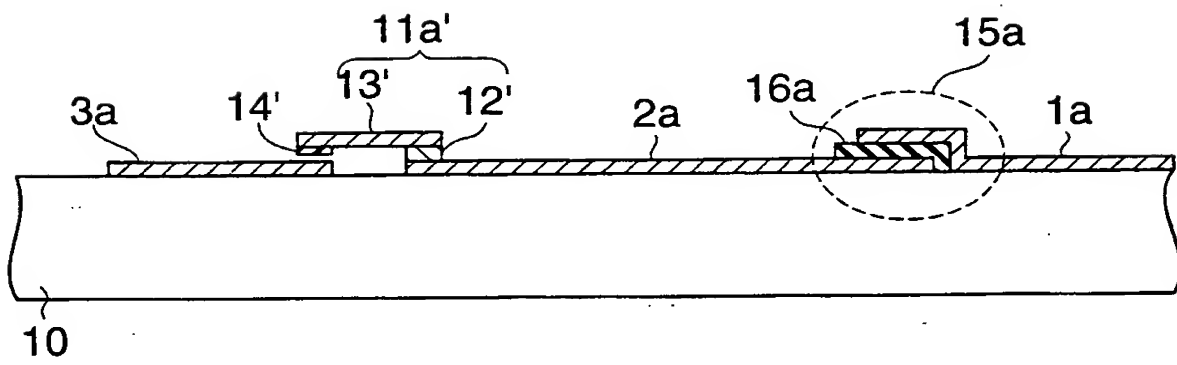


図 9

THIS PAGE BLANK (USPTO)



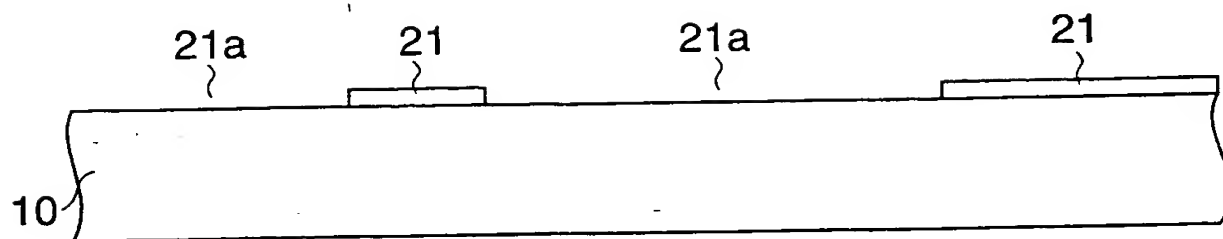


図 10(A)

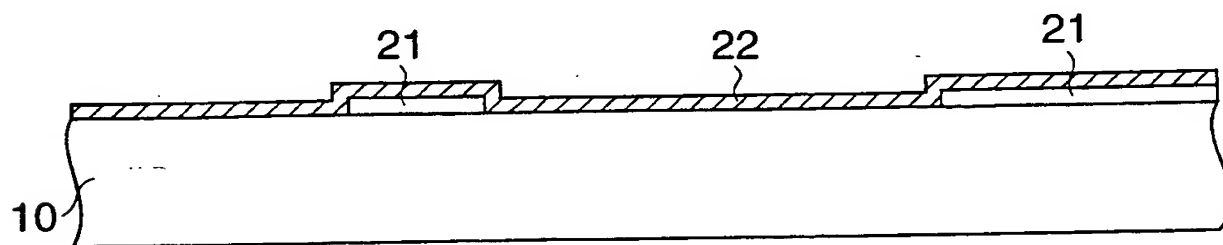


図 10(B)

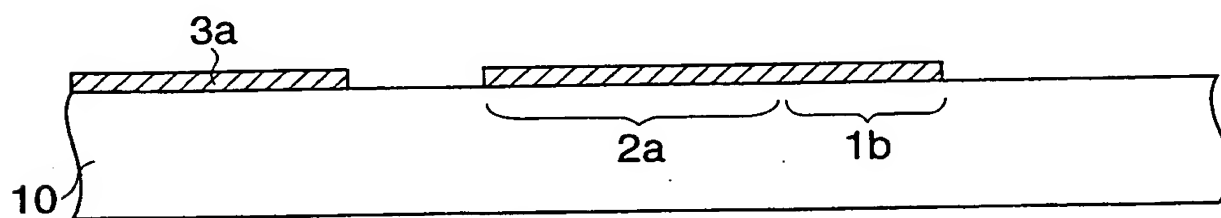


図 10(C)

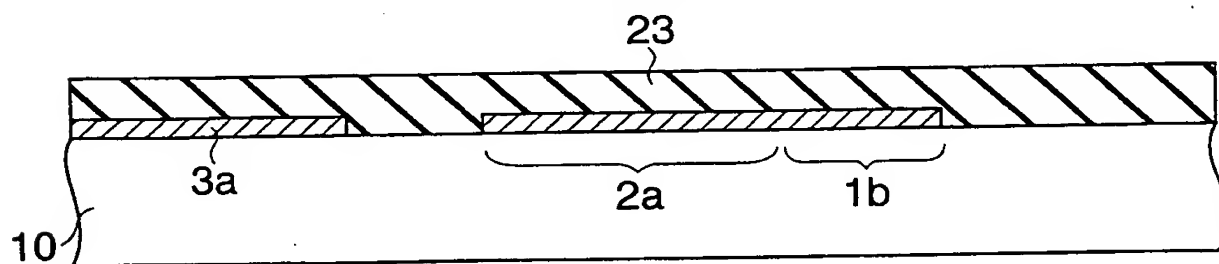


図 10(D)

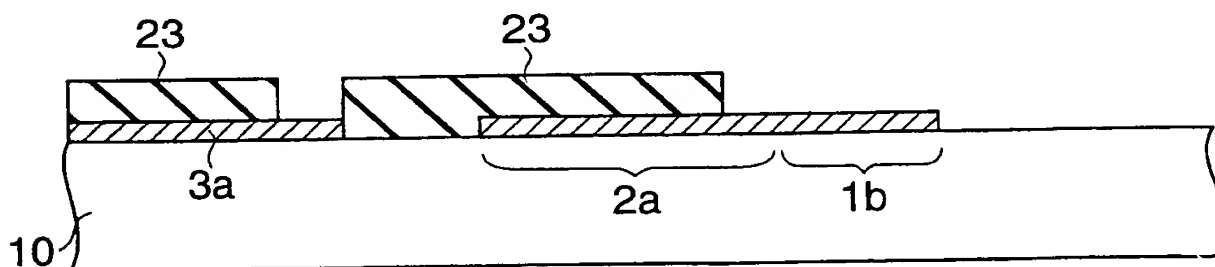


図 10(E)

THIS PAGE BLANK (USPTO)

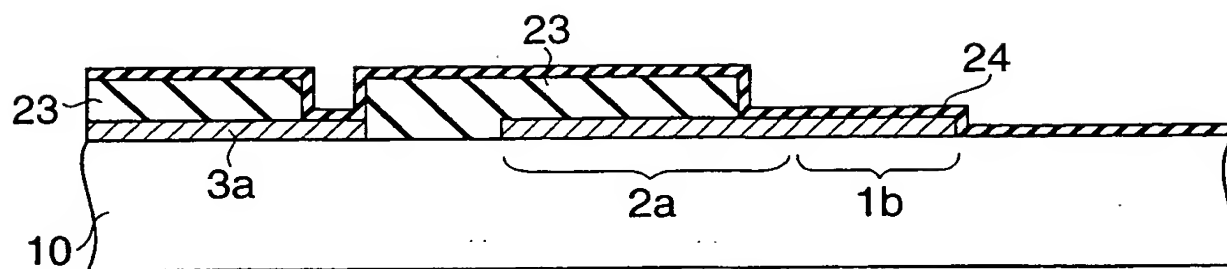


図 11 (A)

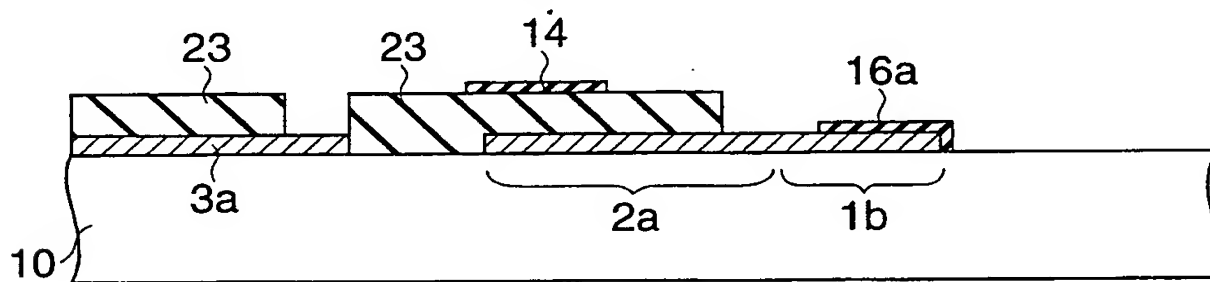


図 11 (B)

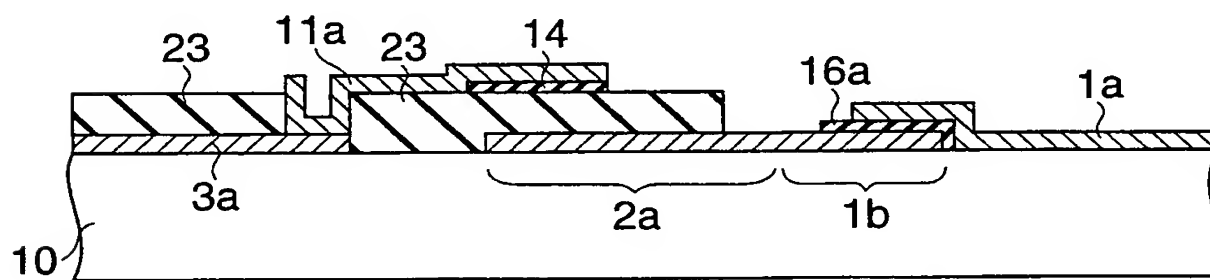


図 11 (C)

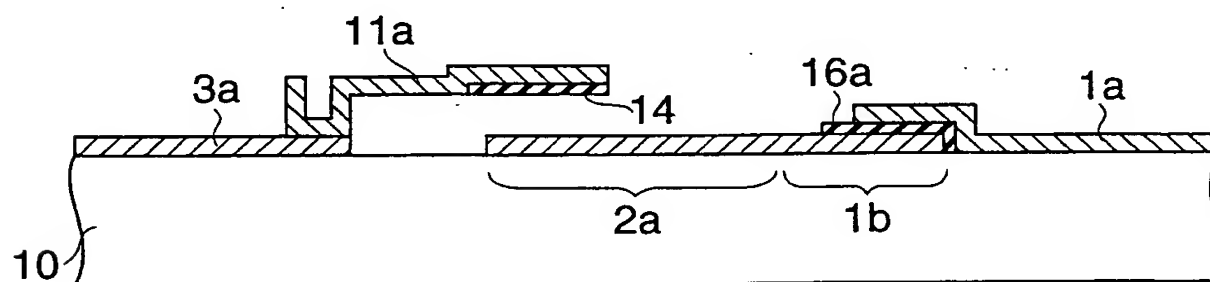


図 11 (D)

THIS PAGE BLANK (USPTO)

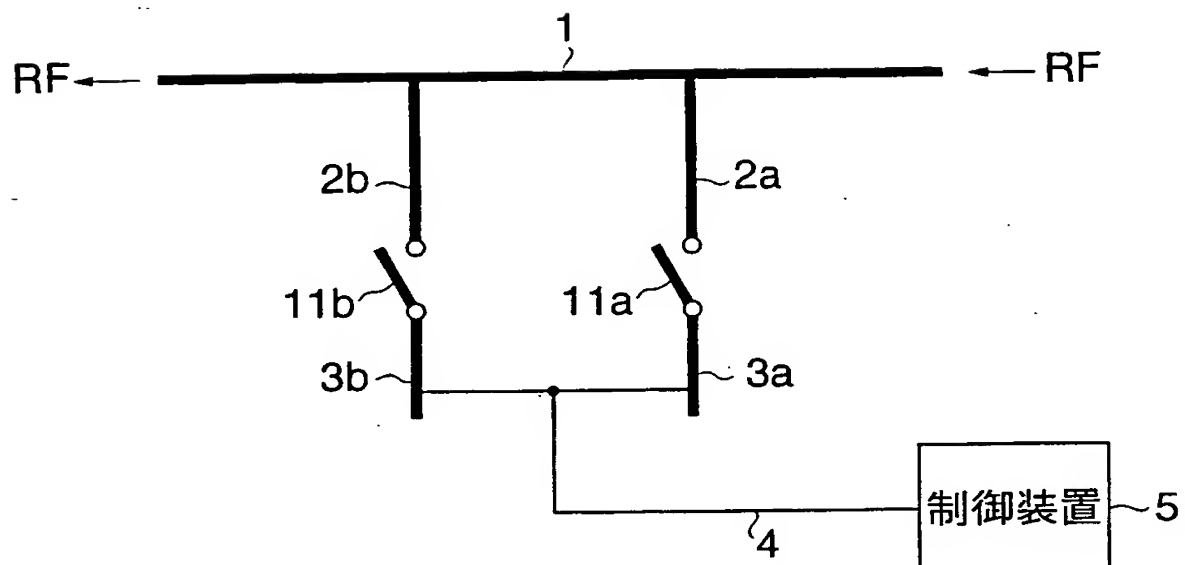


図 12

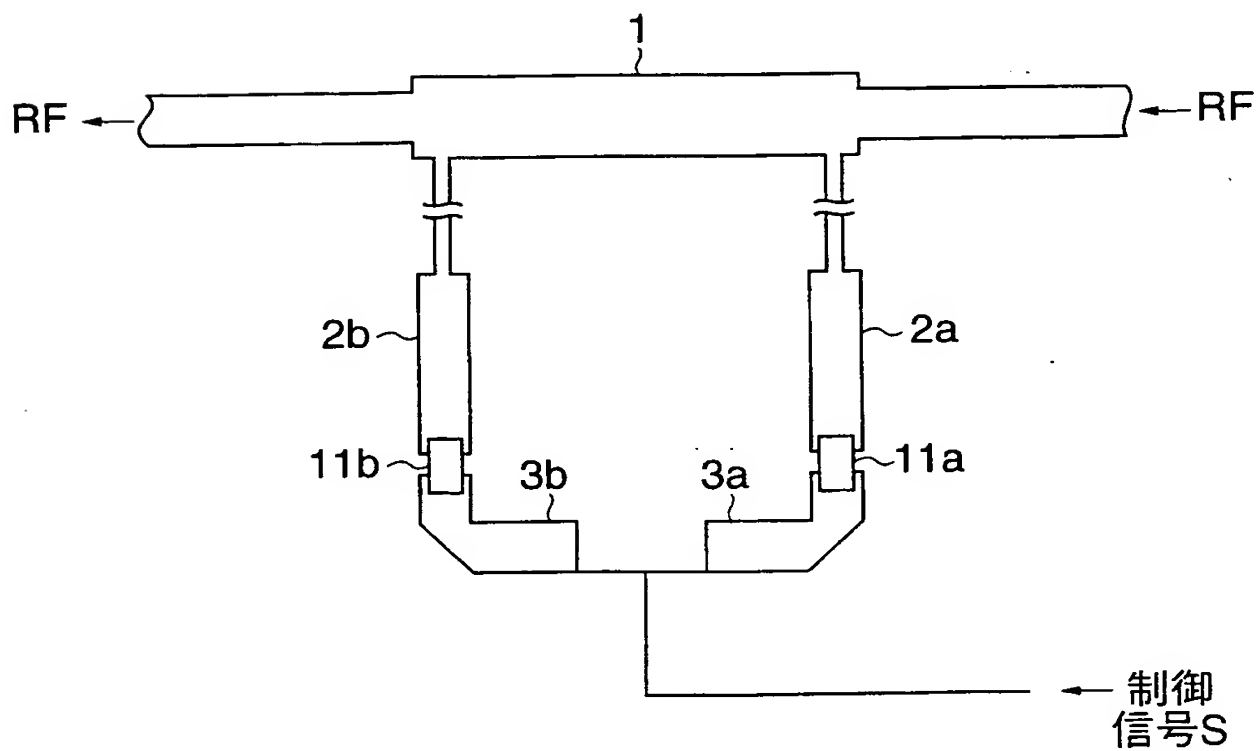


図 13

1

**THIS PAGE BLANK (USPTO)**

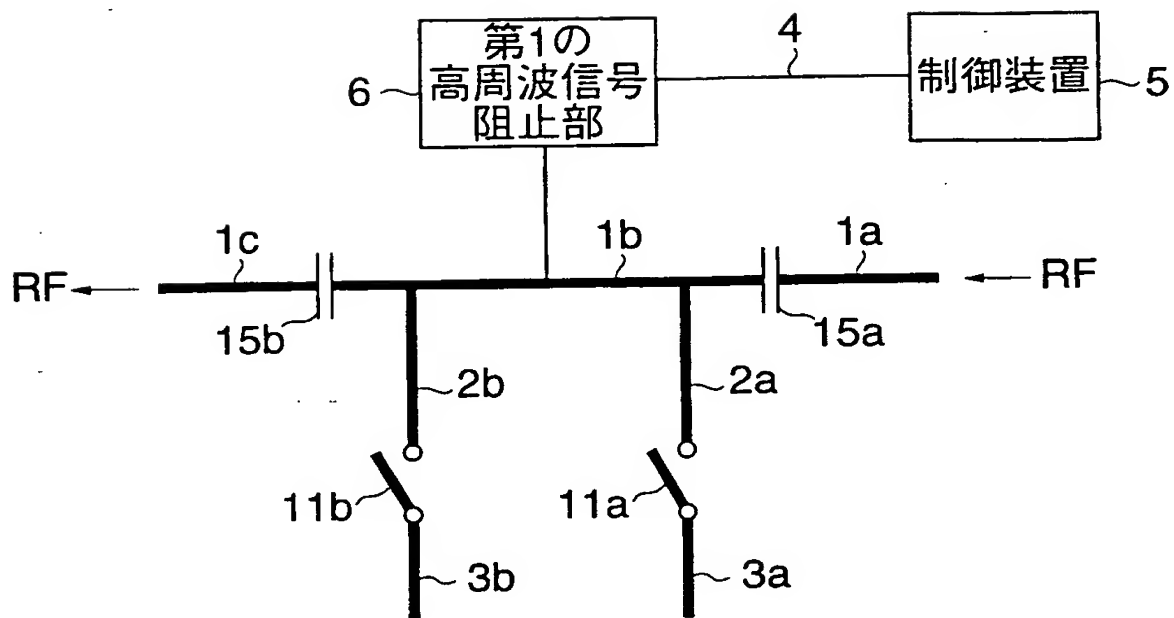


図 14

THIS PAGE BLANK (USPTO)



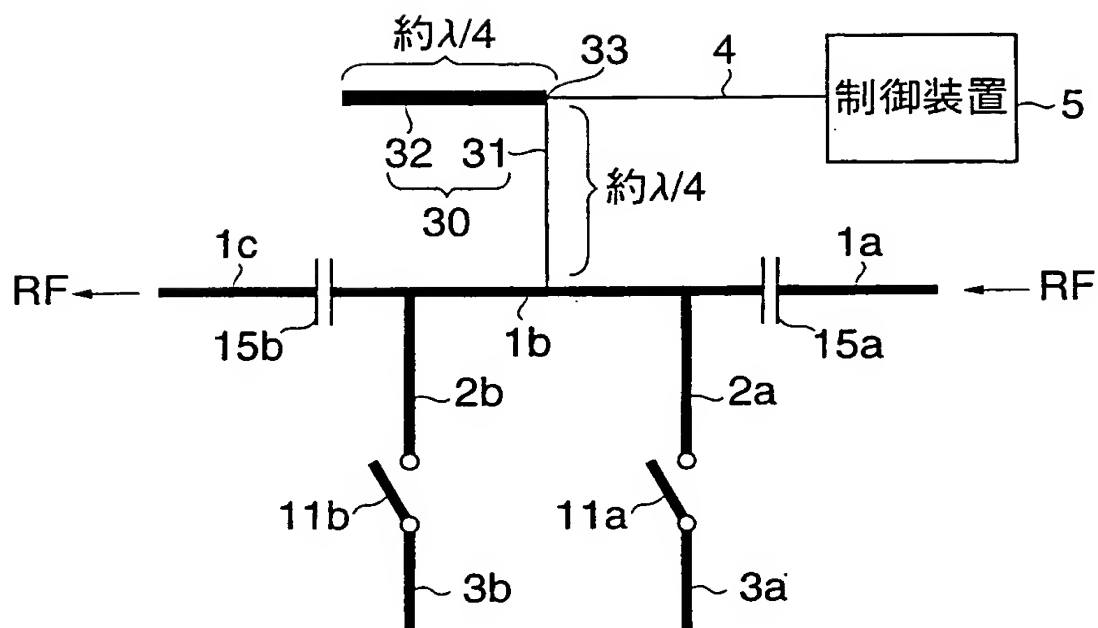


図 15

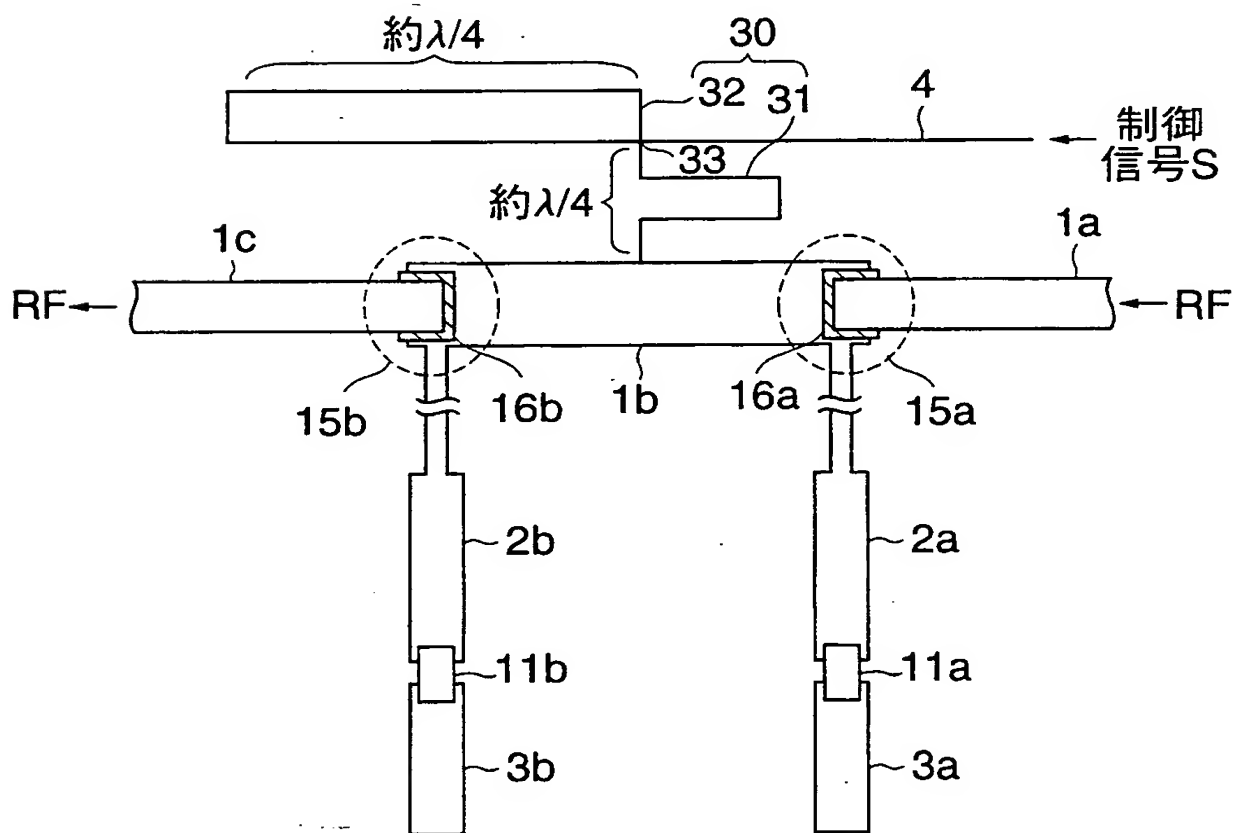


図 16

THIS PAGE BLANK (USPTO)

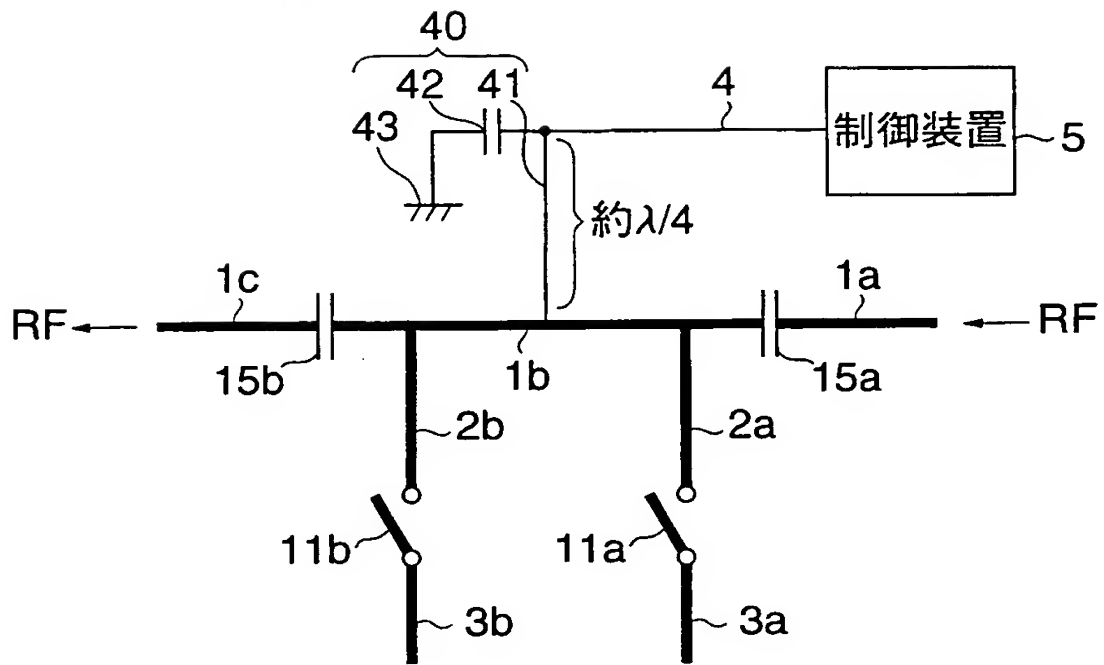


図 17

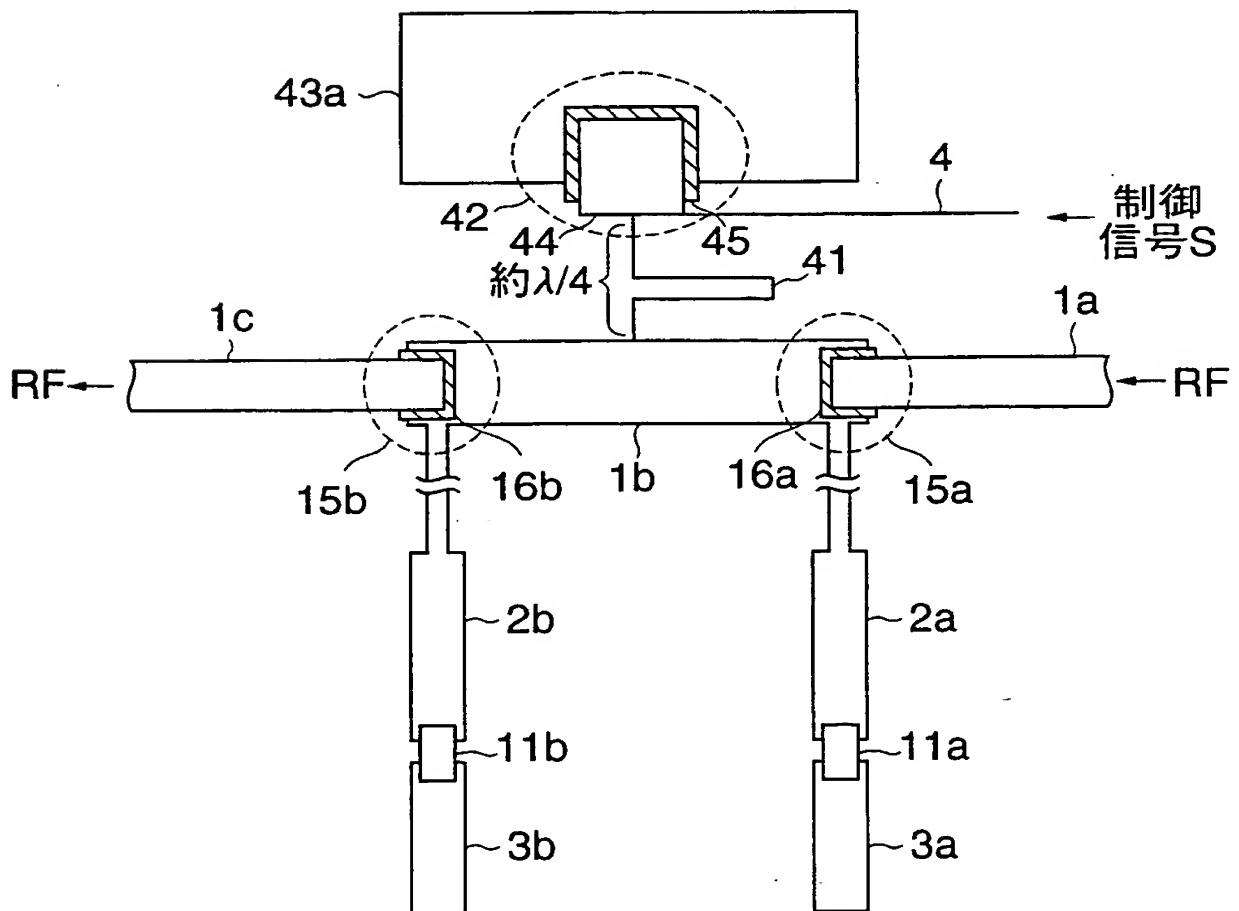


図 18

THIS PAGE IS BLANK (USPTO)

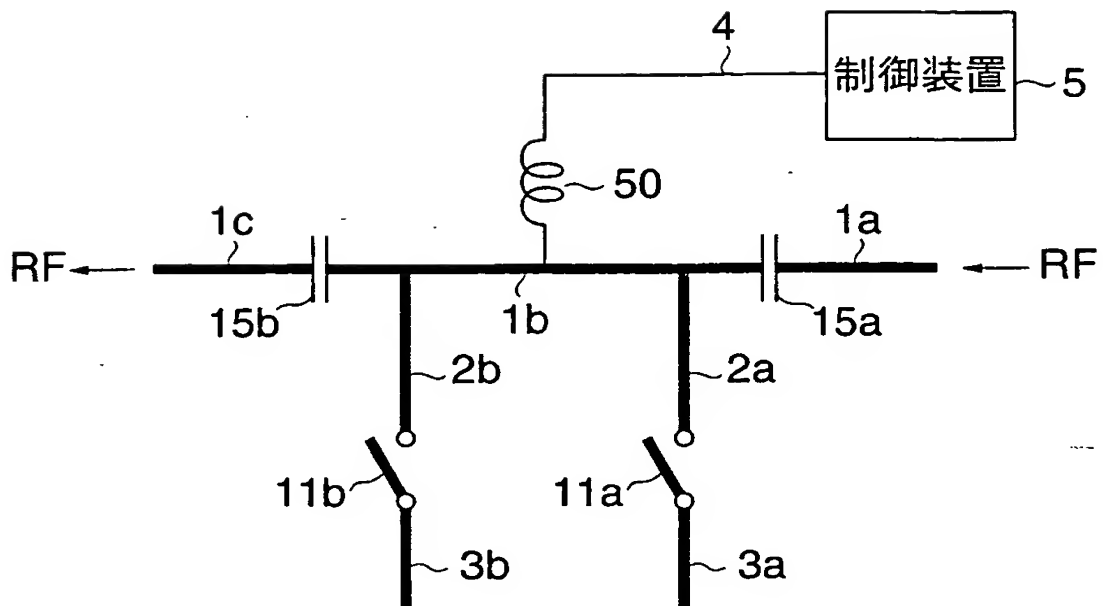


図 19

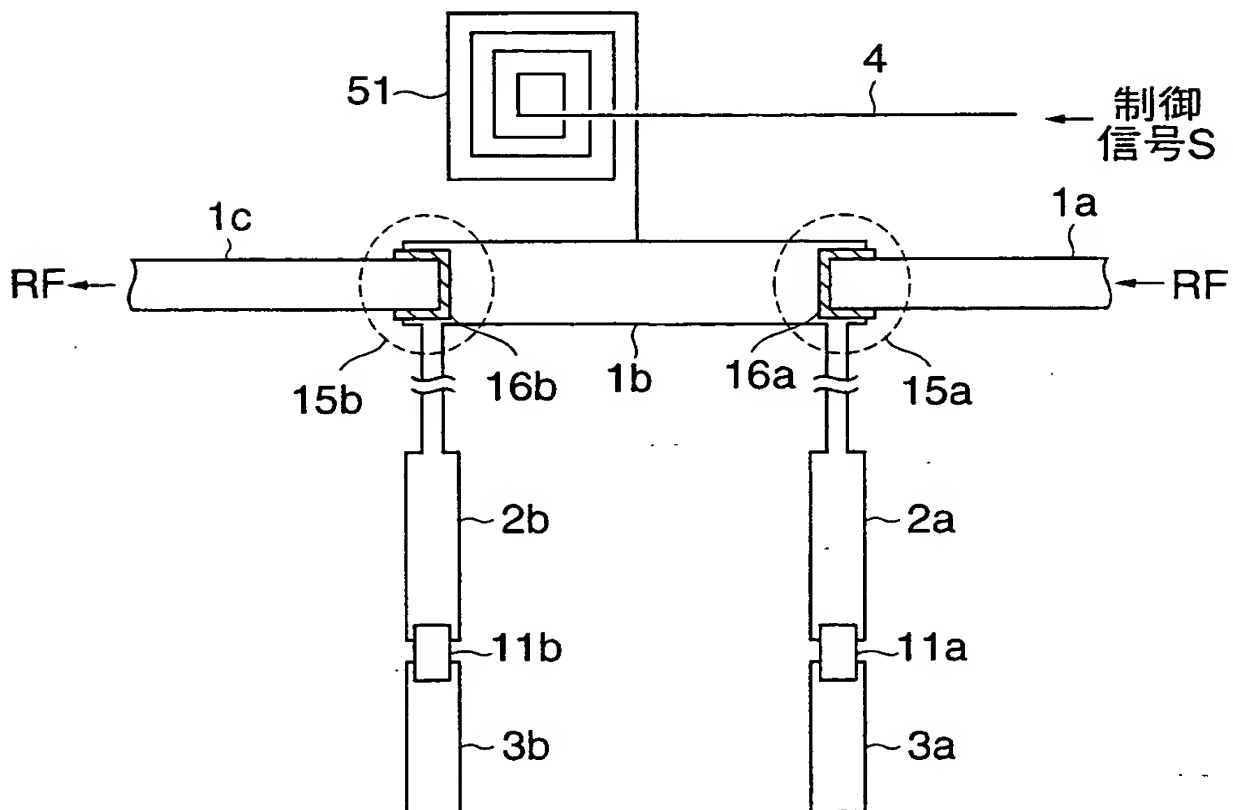


図 20

**THIS PAGE BLANK (USPTO)**

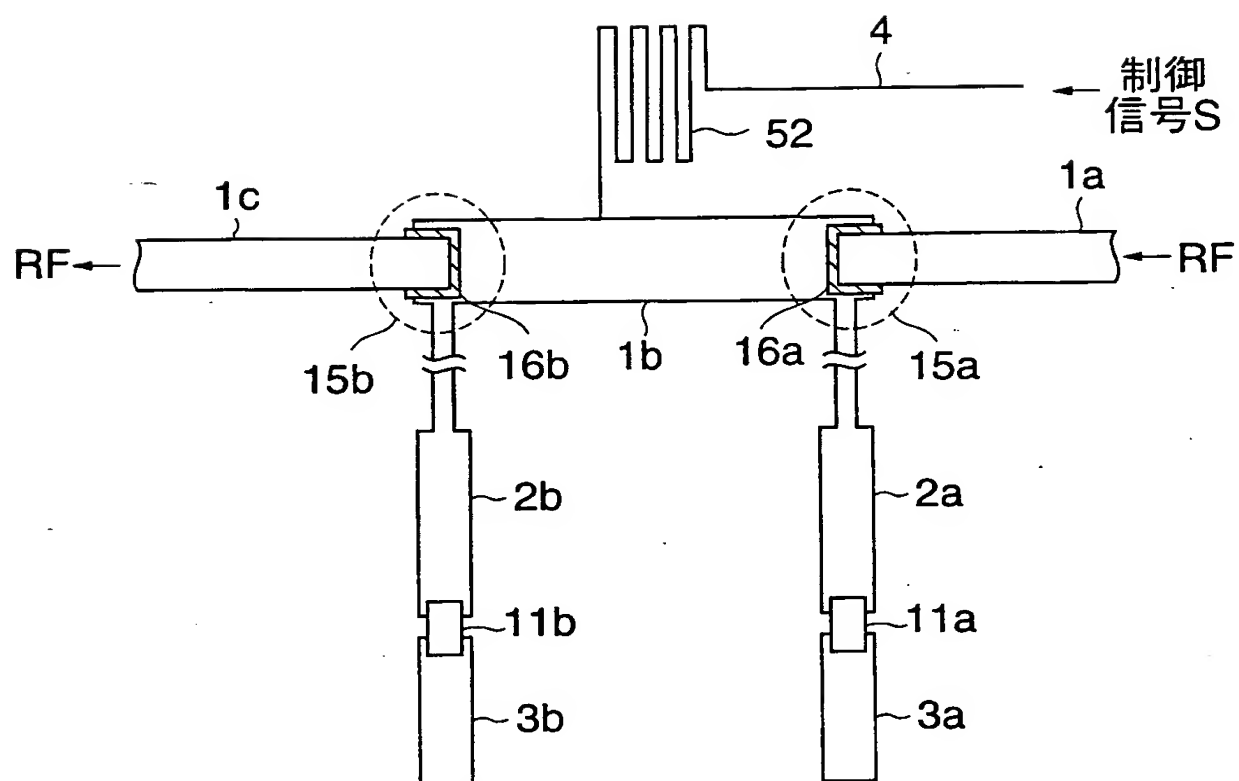


図 21

THIS PAGE BLANK (USPTO)



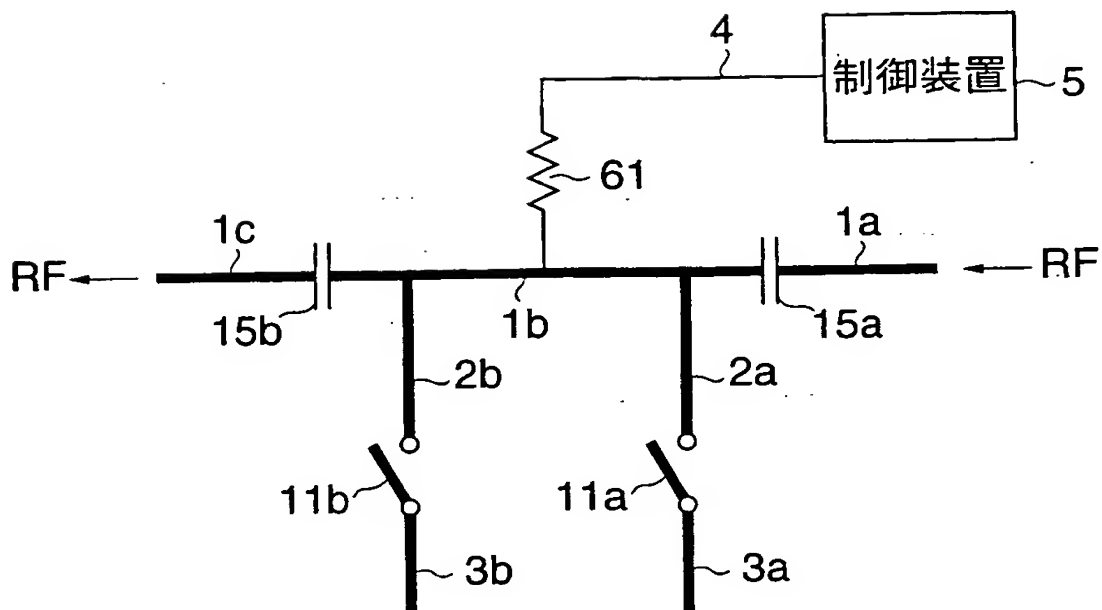


図 22

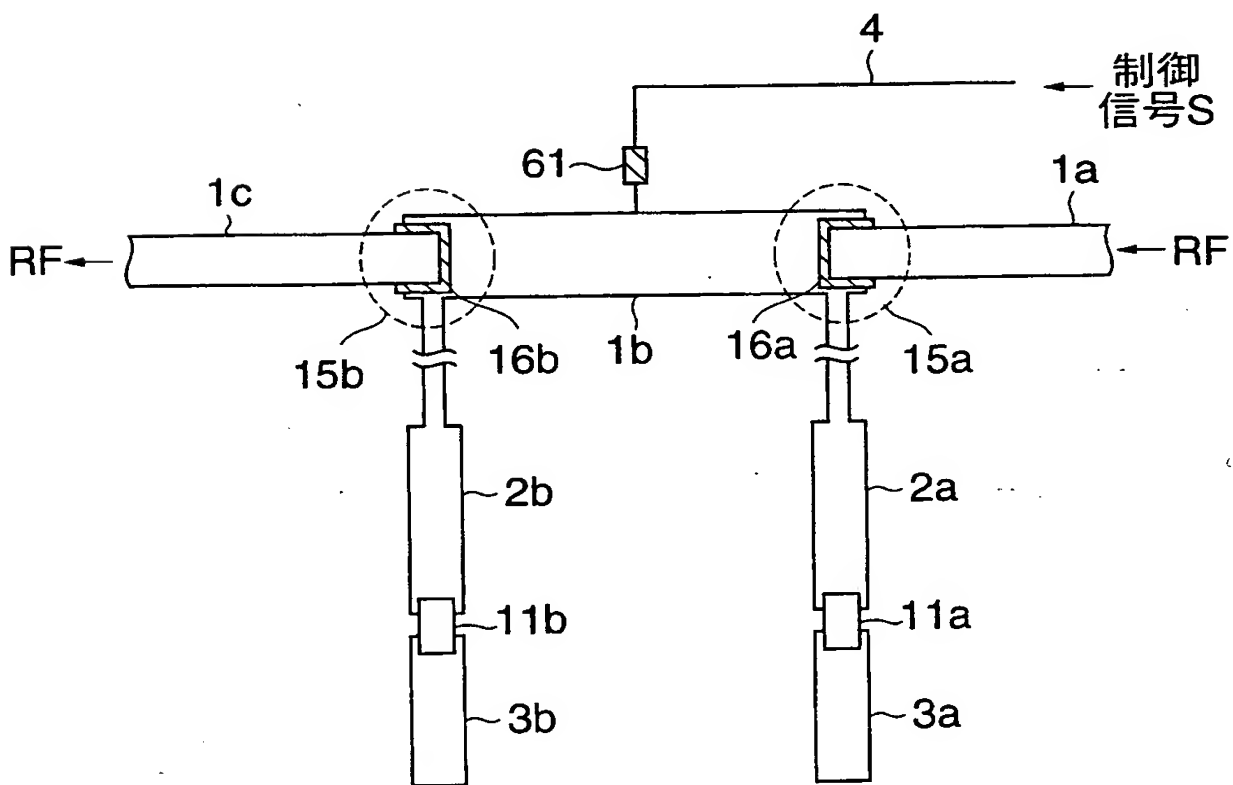


図 23

**THIS PAGE BLANK (USPTO)**

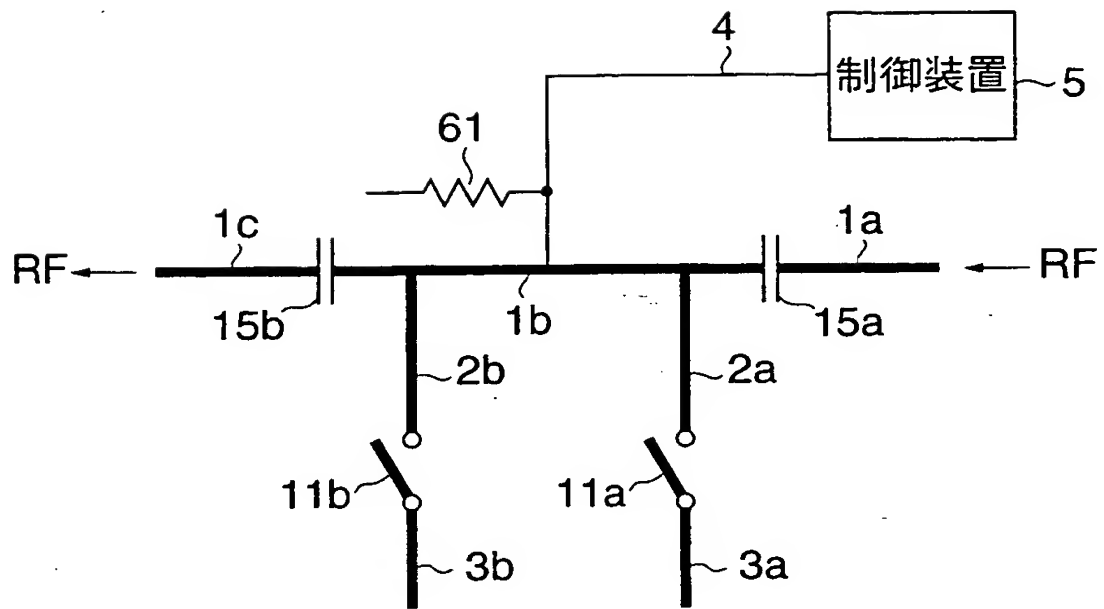


図 24

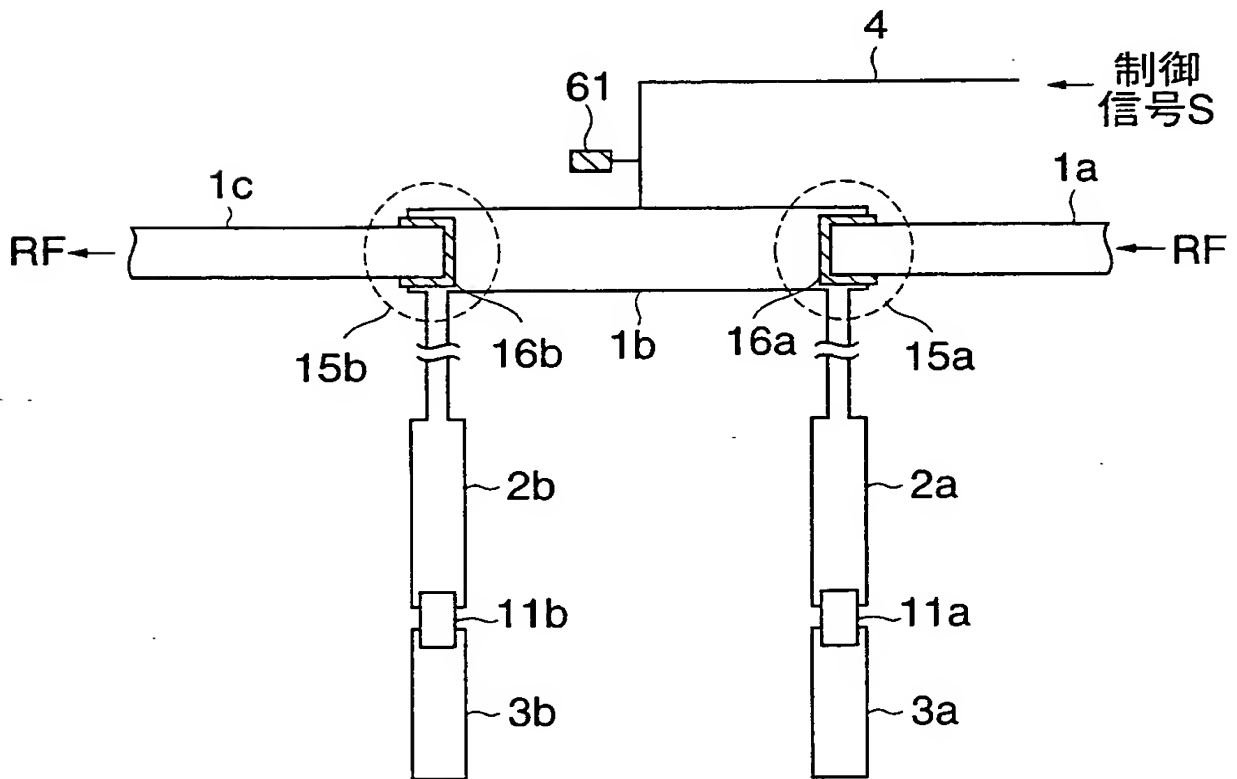


図 25

THIS PAGE BLANK (ISPTO)

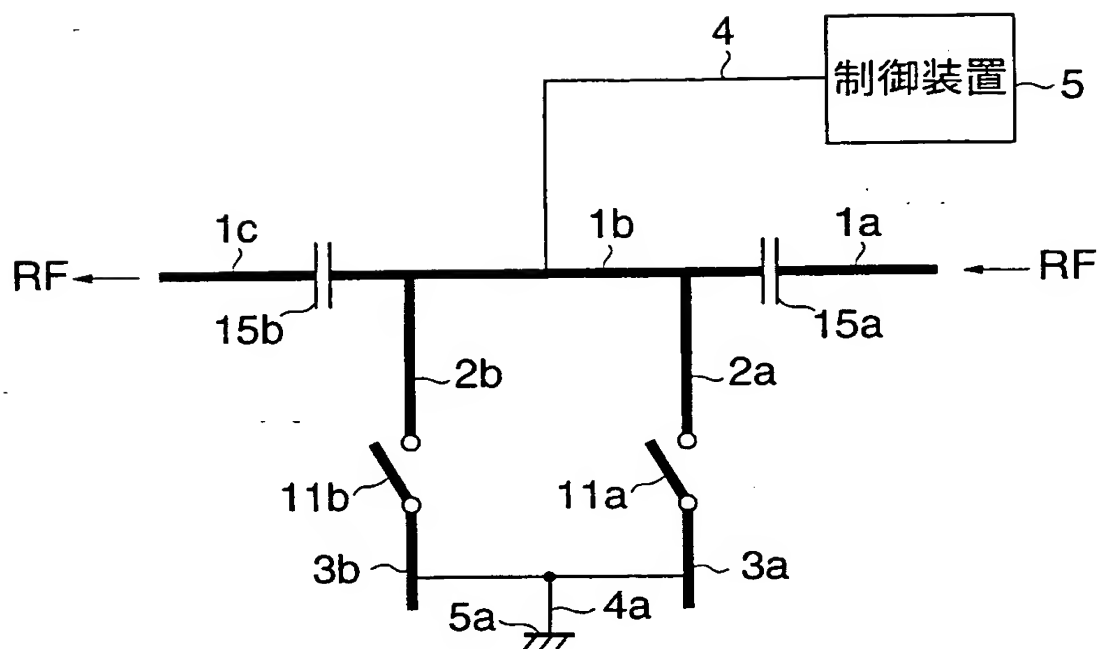


図 26

**THIS PAGE BLANK (USPTO)**

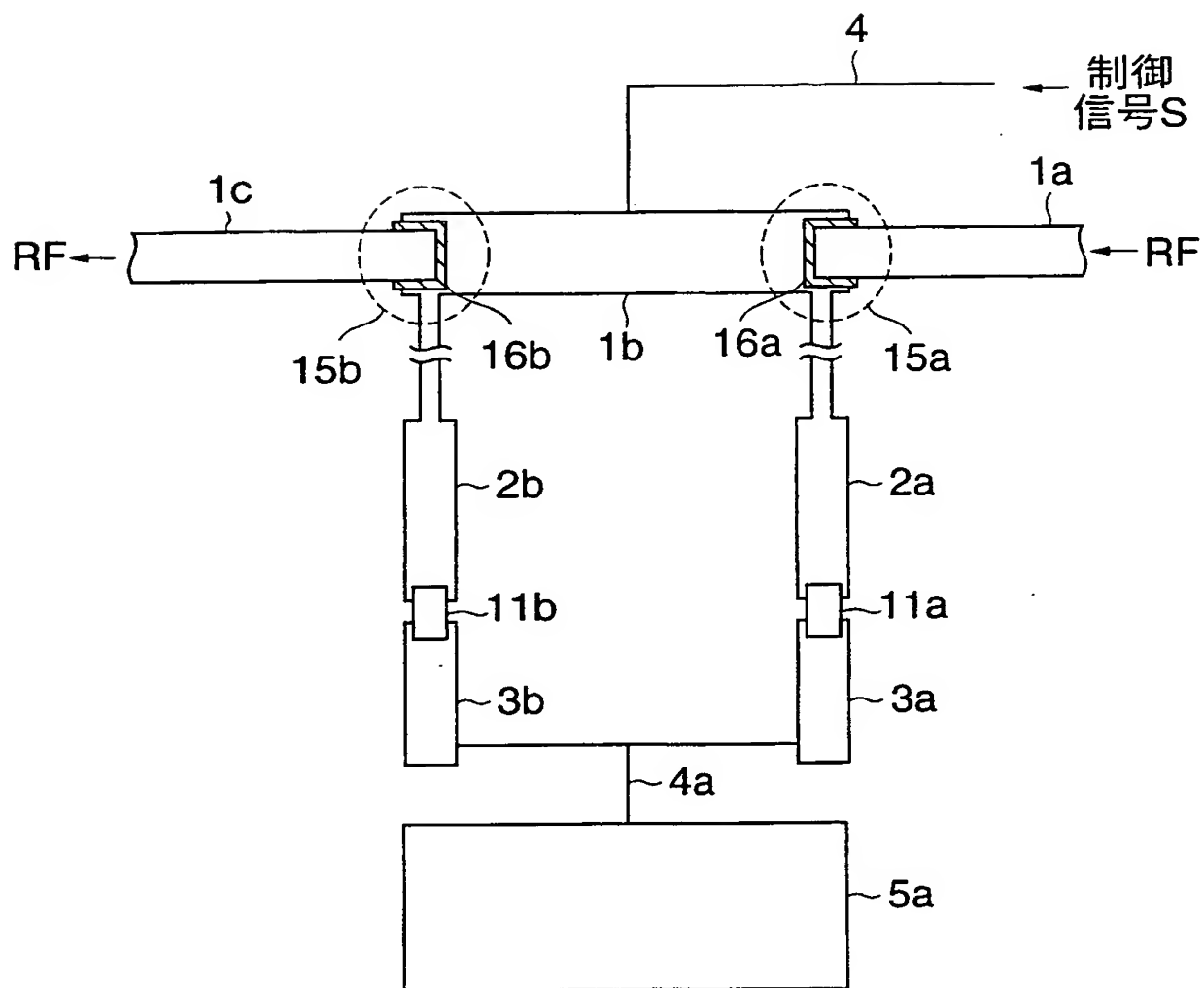


図 27

**THIS PAGE BLANK (USPTO)**



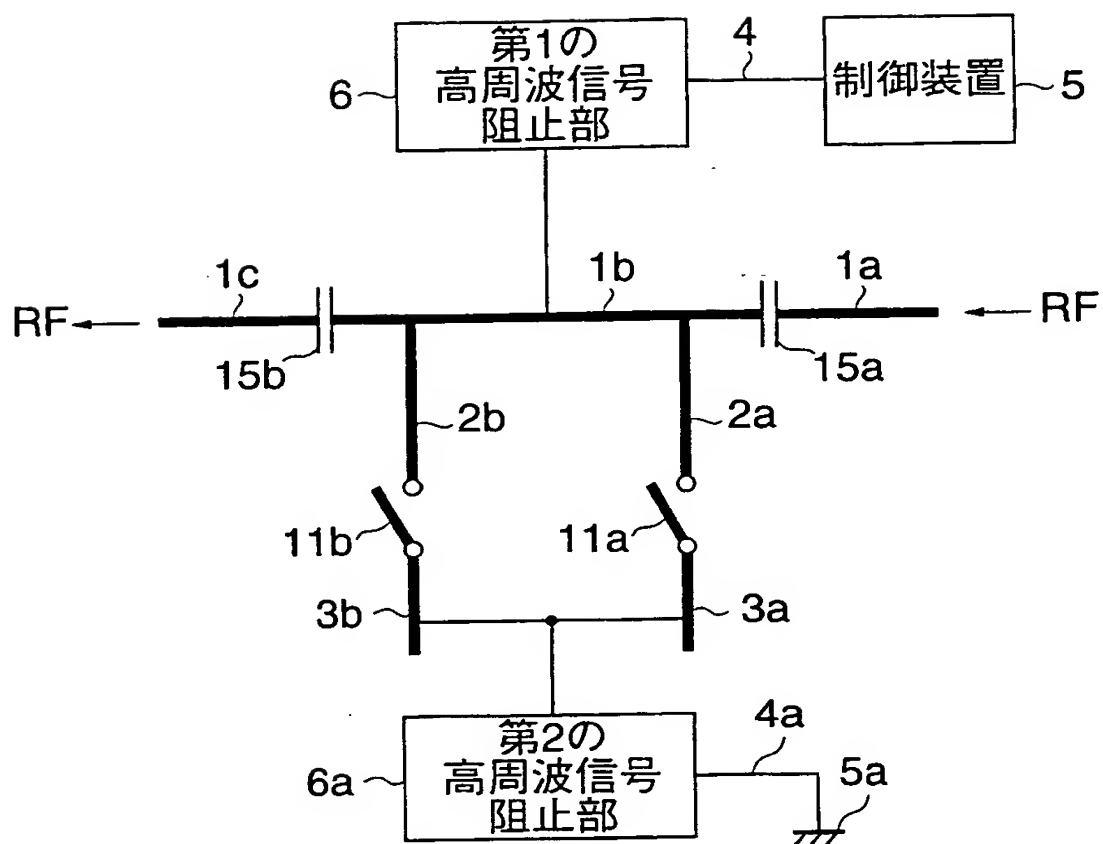


図 28

**THIS PAGE BLANK (USPTO)**

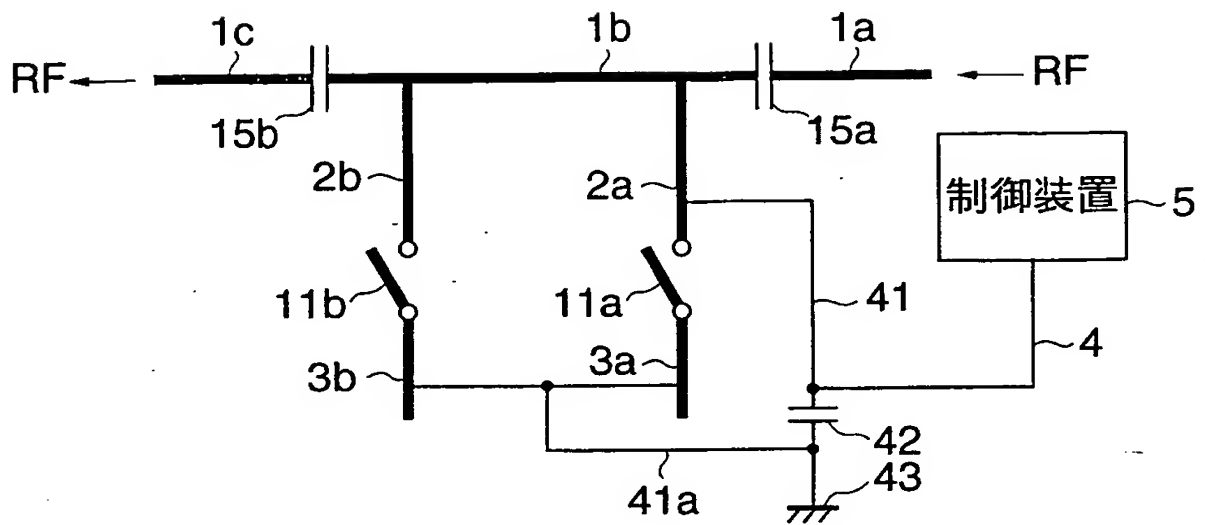


図 29

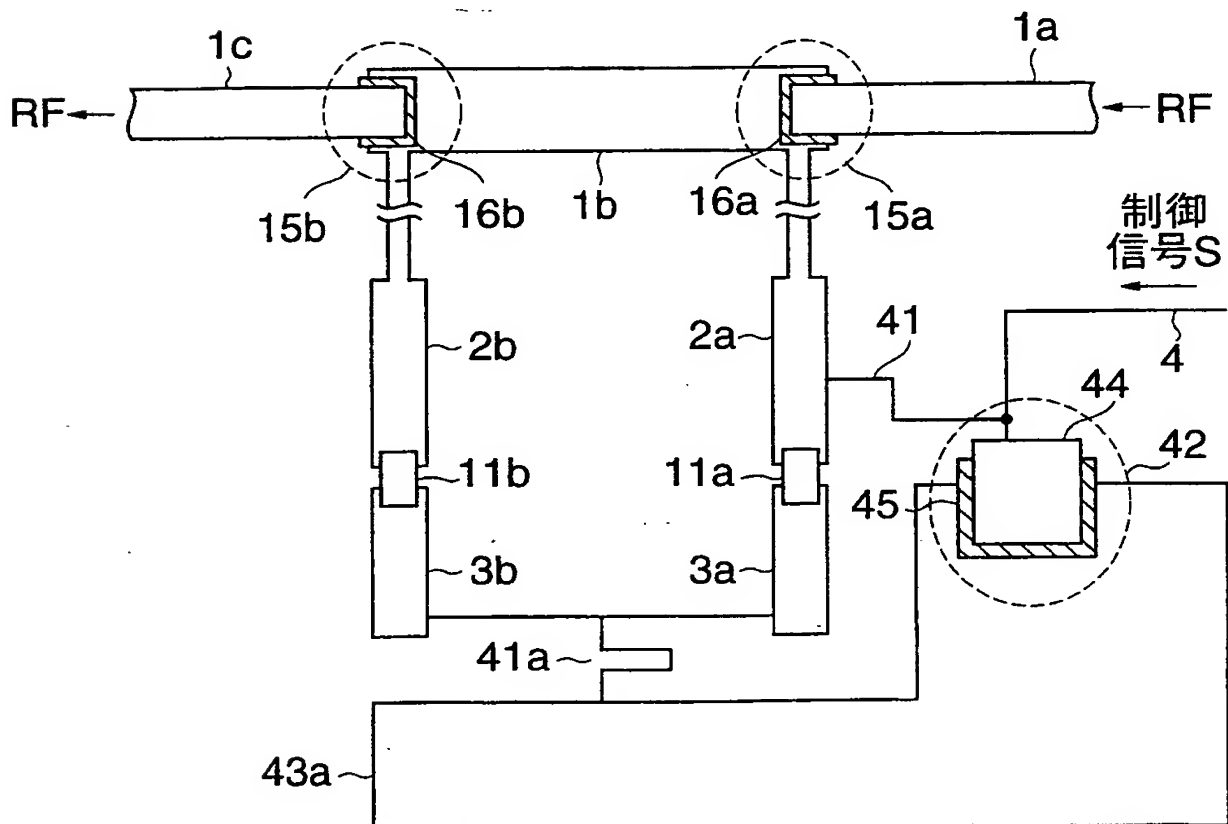


図 30

**THIS PAGE BLANK (USPTO)**

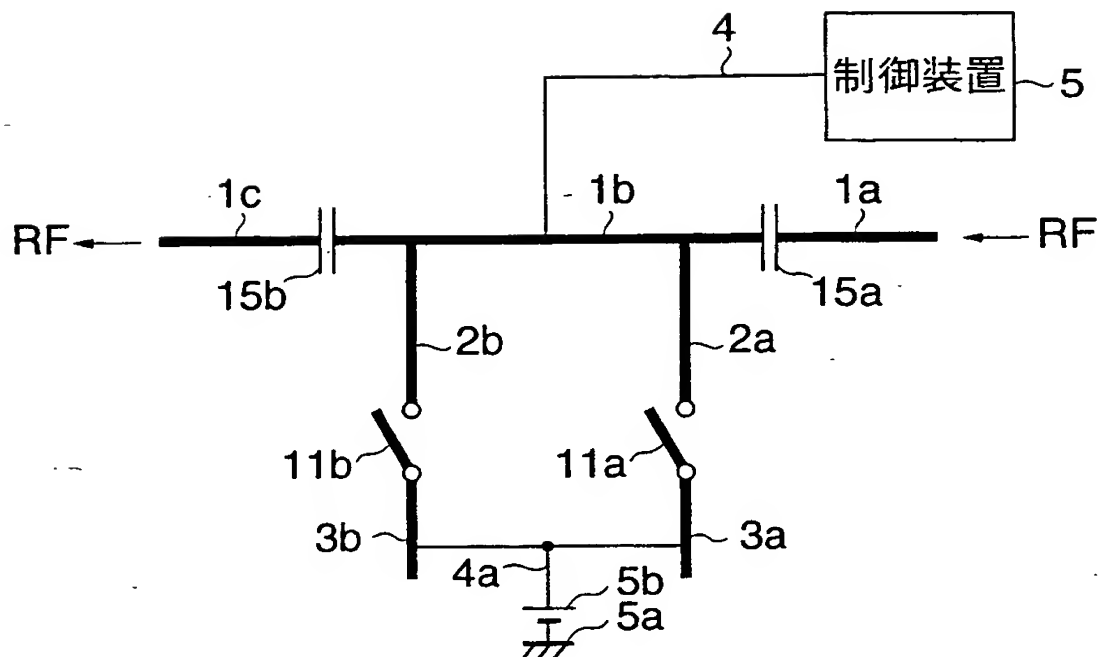


図 31

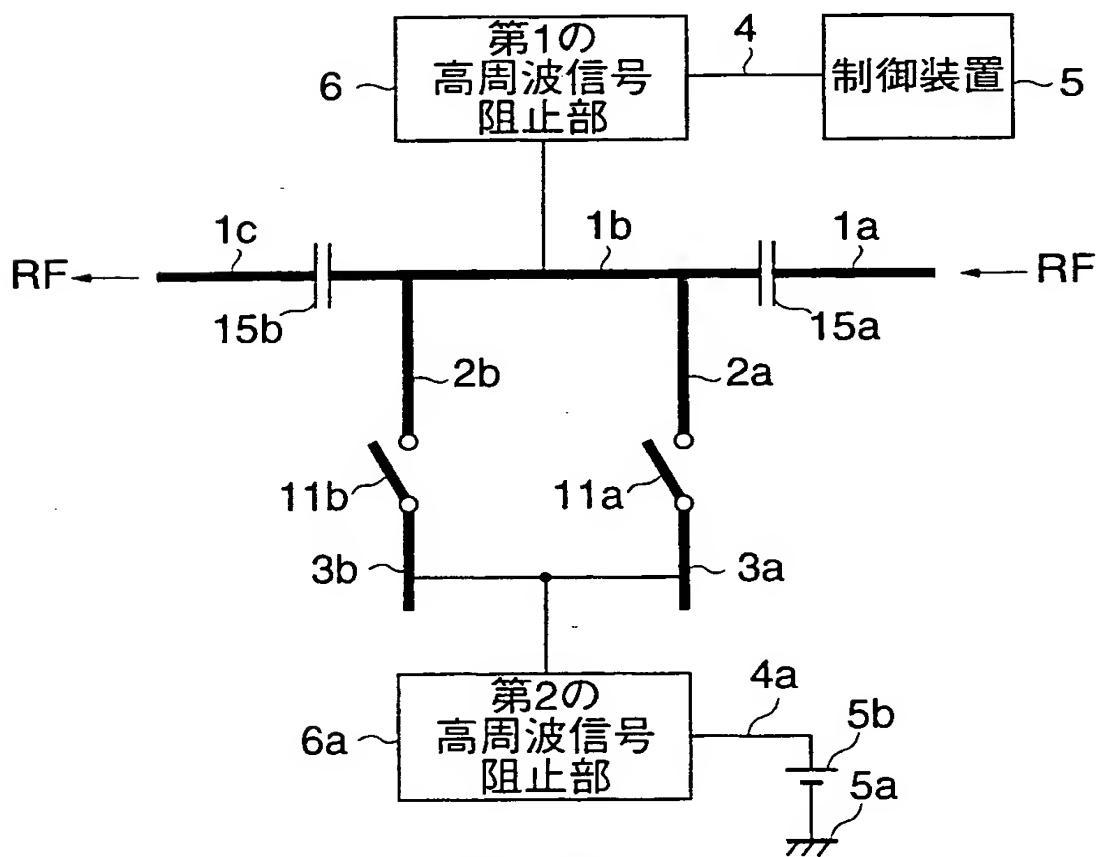


図 32

**THIS PAGE BLANK (USPTO)**

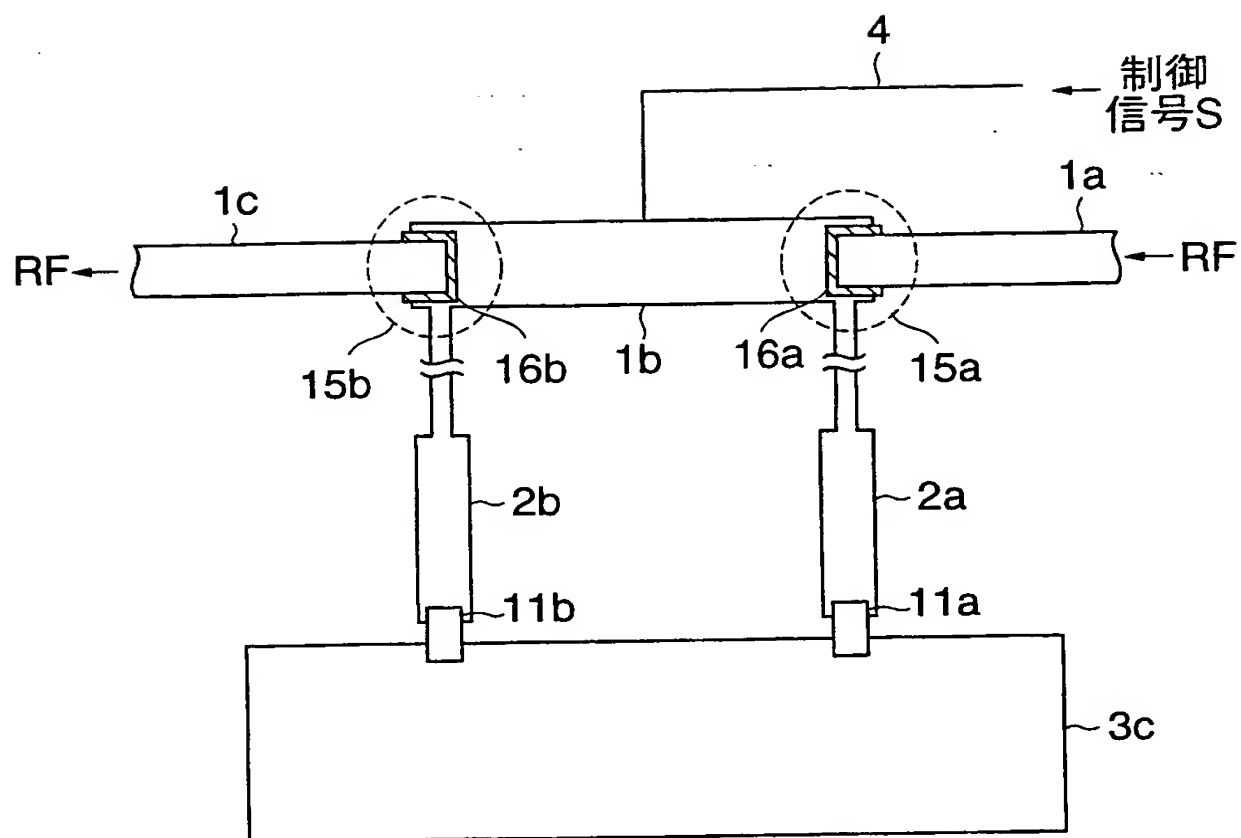


図 33

THIS PAGE BLANK (USPTO)



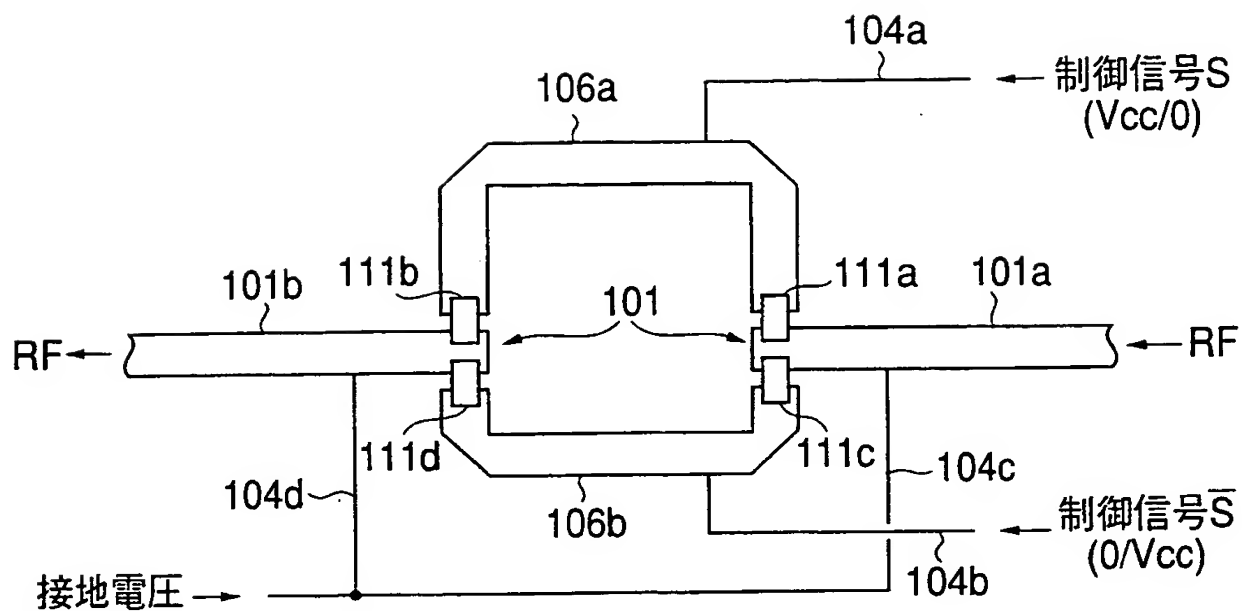


図 34

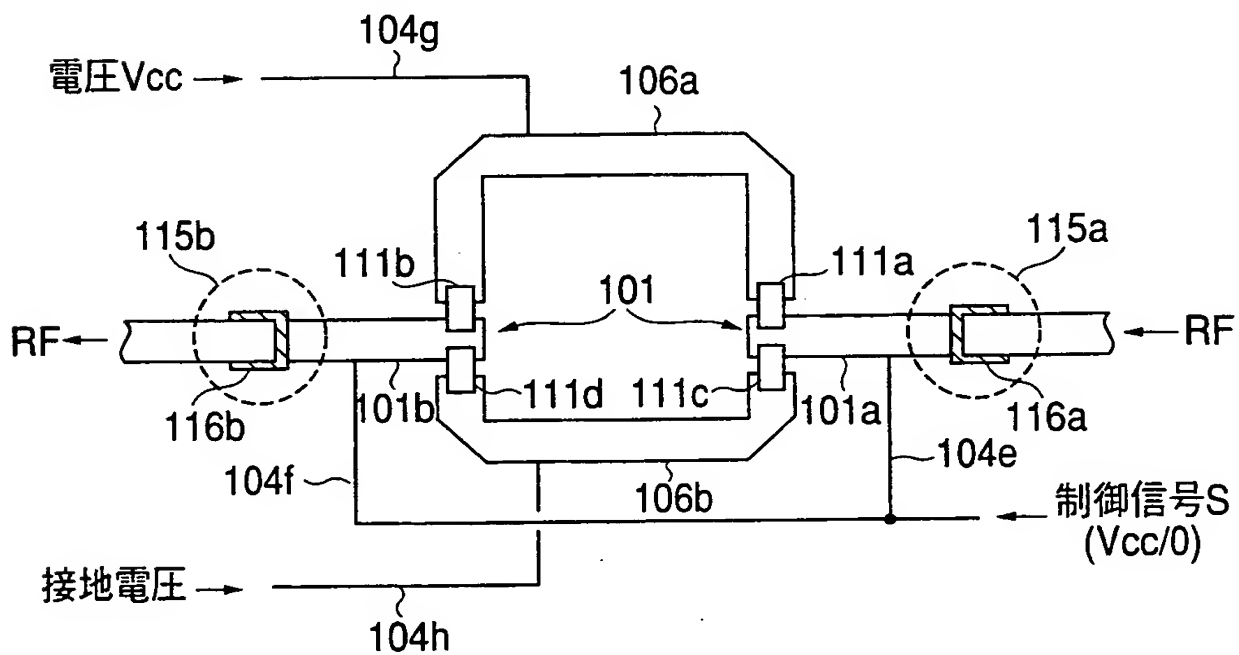


図 35

THIS PAGE BLANK (USPTO)

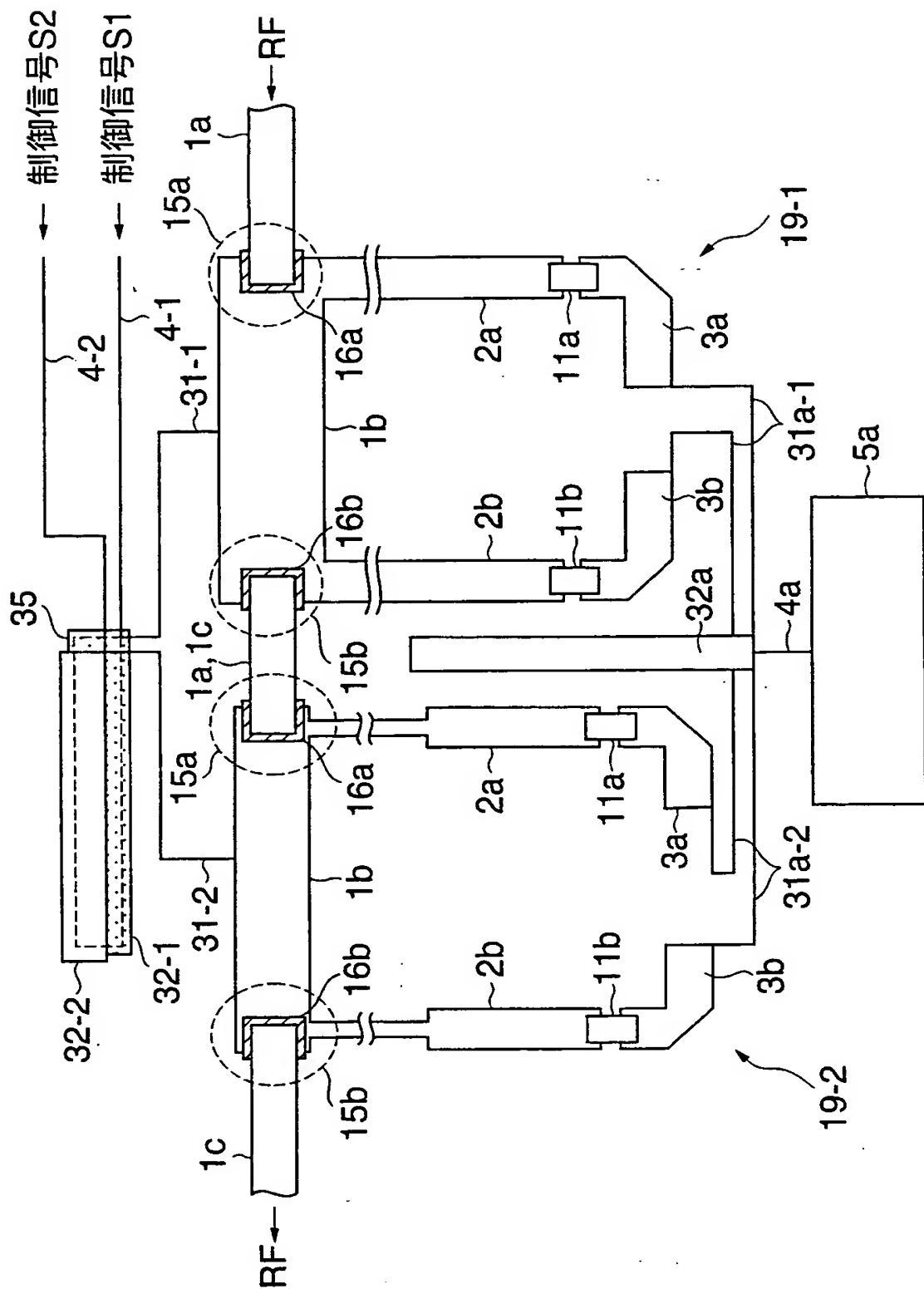


図 36

THIS PAGE BLANK (USPTO)

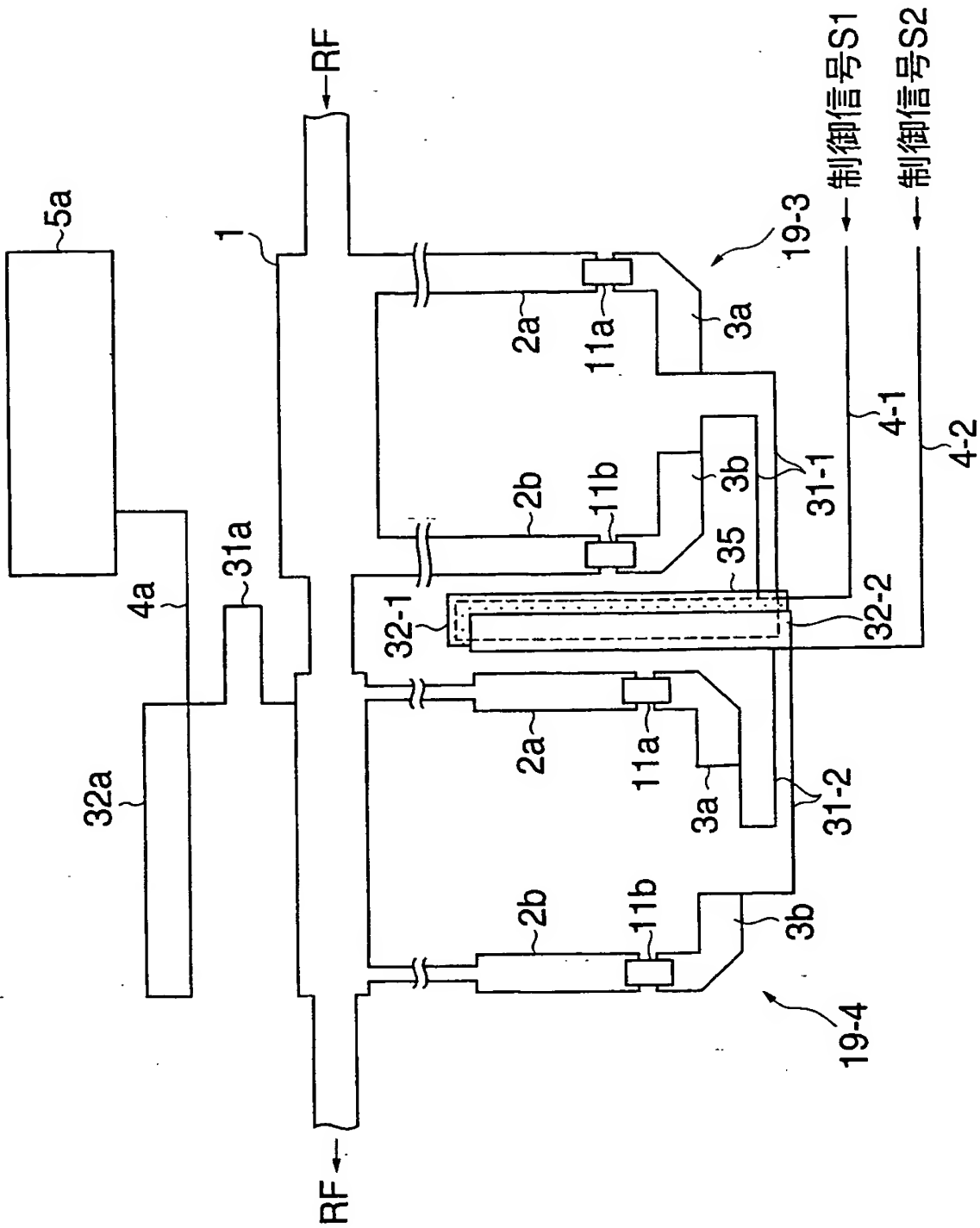


図 37

**THIS PAGE BLANK (USPTO)**

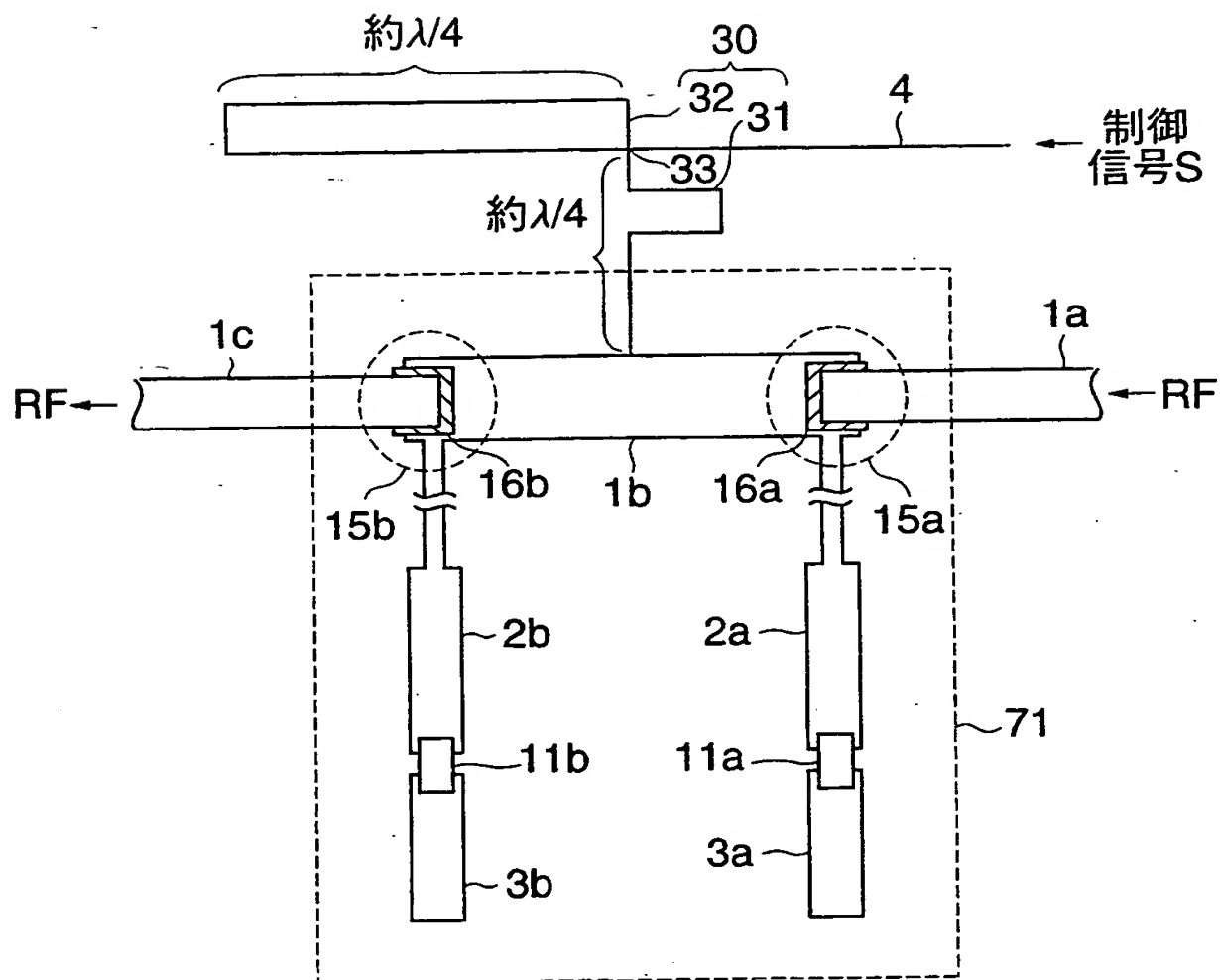


図 38

**THIS PAGE BLANK (USPTO)**



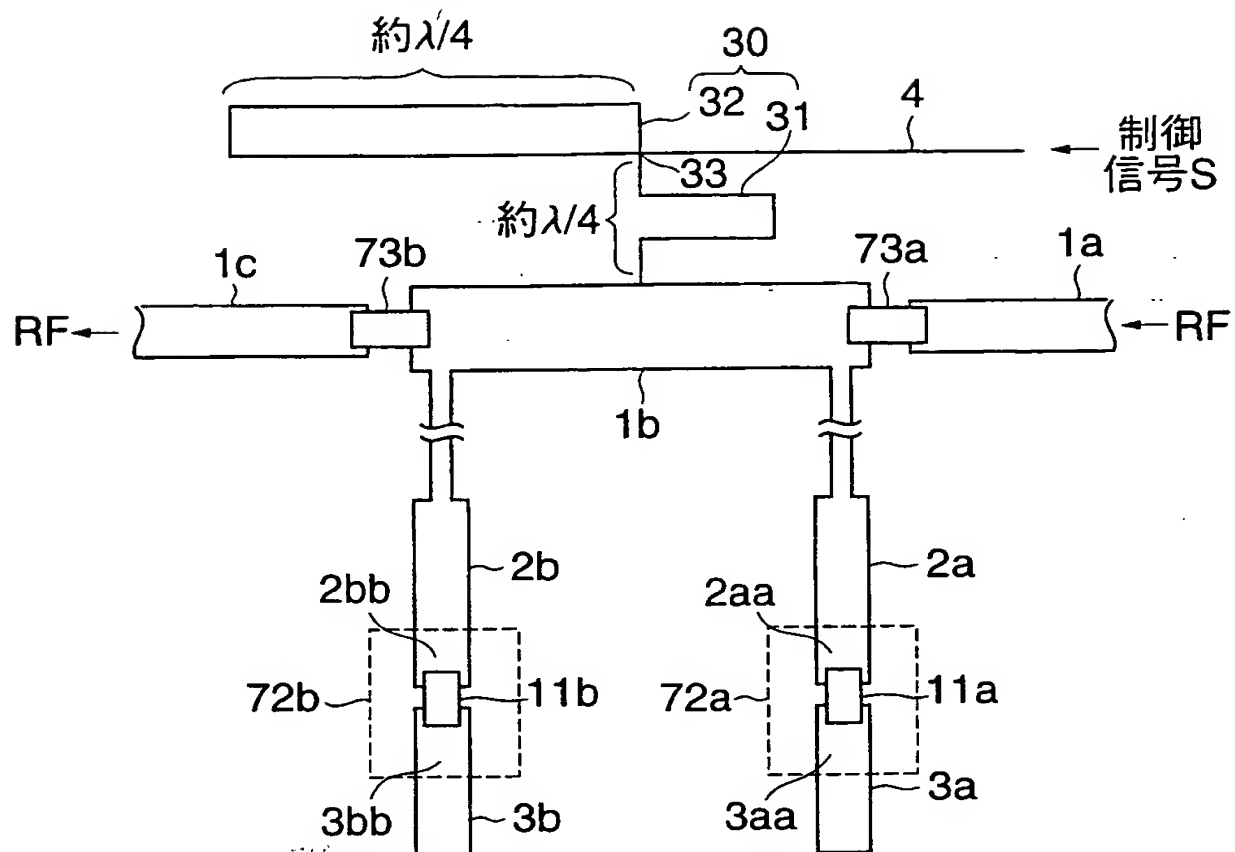


図 39

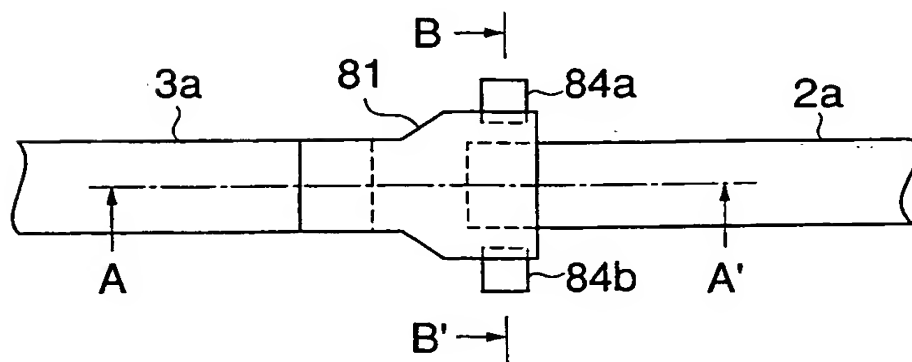


図 40

**THIS PAGE BLANK (USPTO)**

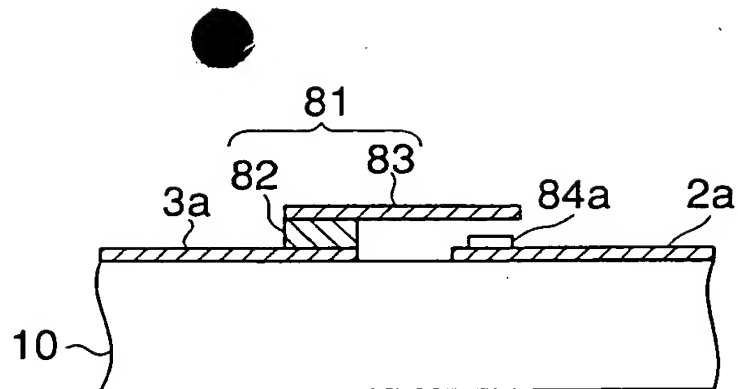


図 41(A)

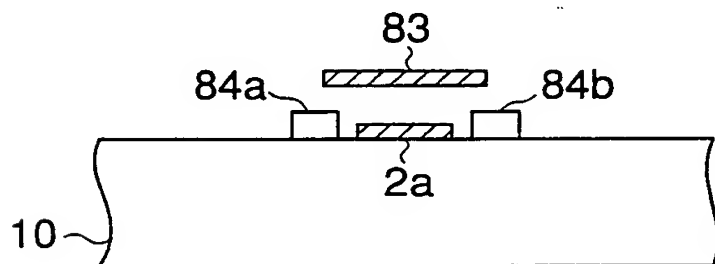


図 41(B)

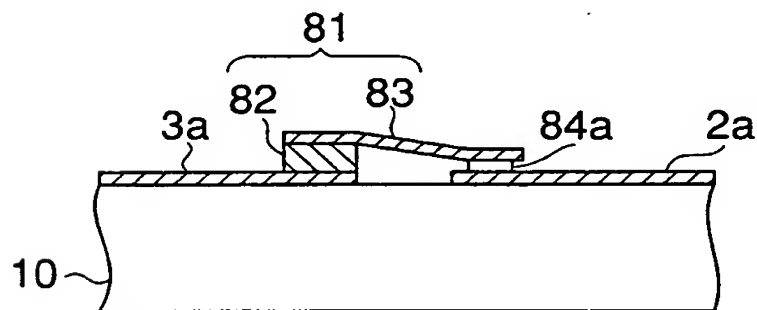


図 42(A)

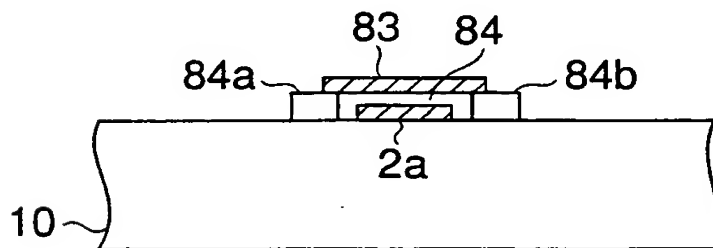


図 42(B)

**THIS PAGE BLANK (USPTO)**

**THIS PAGE BLANK (USPTO)**

# INTERNATIONAL SEARCH REPORT

International Application No.

PCT/JP00/06708

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> H01P1/18, H01P1/10, H01H59/00

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> H01P1/10-18, H01P1/203, H01H59/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2000  
Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E, Y	JP, 2000-311573, A (NEC Corporation), 07 November, 2000 (07.11.00), Full text; all drawings (Family: none)	1-107
A	JP, 8-213803, A (Texas Instruments Inc.), 20 August, 1996 (20.08.96), Full text; all drawings & EP, 637042, A & CN, 1115067, A & JP, 8-21967 & EP, 709911, A & US, 5526172, A & US, 5619061, A	1-107
P, A	JP, 2000-188049, A (NEC Corporation), 04 July, 2000 (04.07.00), Full text; all drawings (Family: none)	1-107
A	JP, 9-17300, A (Rockwell International Corporation), 17 January, 1997 (17.01.97), Full text; all drawings & US, 5578976, A & EP, 751546, A	1-107
A	JP, 11-144596, A (TRW Inc.), 28 May, 1999 (28.05.99),	1-107

☒ Further documents are listed in the continuation of Box C.

☐ Sec patent family annex.

\* Special categories of cited documents:  
"A" document defining the general state of the art which is not considered to be of particular relevance  
"E" earlier document but published on or after the international filing date  
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
"O" document referring to an oral disclosure, use, exhibition or other means  
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
"&" document member of the same patent family

Date of the actual completion of the international search  
07 December, 2000 (07.12.00)

Date of mailing of the international search report  
19 December, 2000 (19.12.00)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/06708

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	Full text; all drawings & EP, 892419, A	
A	JP, 57-67401, U (Fujitsu Limited), 22 April, 1982 (22.04.82), Full text; all drawings (Family: none)	1-64
A	JP, 5-14004, A (Fujitsu Limited), 22 January, 1993 (22.01.93), Full text; all drawings (Family: none)	1-106
Y	JP, 56-73902, A (Fujitsu Limited), 19 June, 1981 (19.06.81), page 1, left column, line 11 to page 1, right column, line 11; Fig. 1	4, 14, 26, 36, 48, 58, 69, 79, 90, 100
Y	page 2, left column, line 5 to page 2, right column, line 15; Fig. 2  (Family: none)	7-8, 17-18, 29-3 0, 39-40, 51-52, 61-62, 72-73, 82 -83, 93-94, 103- 104
Y	JP, 62-26902, U (Toshiba Corporation), 18 February, 1987 (18.02.87), Full text; all drawings (Family: none)	5, 15, 27, 37, 49, 59, 70, 80, 91, 101
Y	JP, 50-128961, A (Tokyo Shibaura Denki K.K.), 11 October, 1975 (11.10.75), Full text; all drawings (Family: none)	6, 16, 28, 38, 50, 60, 71, 81, 92, 102
Y	JP, 63-279601, A (Tokyo Keiki Co., Ltd.) 16 November, 1988 (16.11.88) Full text; all drawings (Family: none)	6, 16, 28, 38, 50, 60, 71, 81, 92, 102
Y	JP, 11-74703, A (NEC Corporation), 16 March, 1999 (16.03.99), Full text; all drawings (Family: none)	7-8, 17-18, 29-30, 39-40, 51-52, 61-62, 72-73, 82-83, 93-94, 103-104
Y	JP, 62-53815, U (Toshiba Corporation), 03 April, 1987 (03.04.87), Full text; Fig. 9 (Family: none)	7, 9, 17, 19, 29, 31, 39, 41, 51, 53, 61, 63, 72, 74, 82, 84, 93, 95, 103, 105
A	JP, 4-32301, A (Mitsubishi Electric Corporation), 04 February, 1992 (04.02.92), Full text; all drawings (Family: none)	65-106

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl <sup>7</sup> H01P1/18, H01P1/10, H01H59/00		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl <sup>7</sup> H01P1/10-18, H01P1/203, H01H59/00		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2000年 日本国登録実用新案公報 1994-2000年 日本国実用新案登録公報 1996-2000年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
E, Y	JP, 2000-311573, A (日本電気株式会社) 7. 11月. 2000 (07. 11. 00) 全文, 全図 (ファミリーなし)	1-107
A	JP, 8-213803, A (テキサス インストルメンツ イン コーポレイテッド) 20. 8月. 1996 (20. 08. 96) 全文, 全図 & EP, 637042, A & CN, 1115067, A & JP, 8-21967 & EP, 709911, A	1-107
<input checked="" type="checkbox"/> C欄の続きにも文献が列举されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 07. 12. 00	国際調査報告の発送日 19.12.00	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 新川 圭二 電話番号 03-3581-1101 内線 6707	5T 8623

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
	& US, 5526172, A & US, 5619061, A	
P, A	JP, 2000-188049, A (日本電気株式会社) 4. 7月. 2000 (04. 07. 00) 全文, 全図 (ファミリーなし)	1-107
A	JP, 9-17300, A (ロックウェル・インターナショナル・ コーポレーション) 17. 1月. 1997 (17. 01. 97) 全文, 全図 & US, 5578976, A & EP, 751546, A	1-107
A	JP, 11-144596, A (ティアールダブリュー インコー ポレイテッド) 28. 5月. 1999 (28. 05. 99) 全文, 全図 & EP, 892419, A	1-107
A	JP, 57-67401, U (富士通株式会社) 22. 4月. 1982 (22. 04. 82) 全文, 全図 (ファミリーなし)	1-64
A	JP, 5-14004, A (富士通株式会社) 22. 1月. 1993 (22. 01. 93) 全文, 全図 (ファミリーなし)	1-106
Y	JP, 56-73902, A (富士通株式会社) 19. 6月. 1981 (19. 06. 81) 第1頁左欄第11行~第1頁右欄第11行, 第1図	4, 14, 26, 36, 48, 58, 69, 79, 90, 100
Y	第2頁左欄第5行~第2頁右欄第15行, 第2図  (ファミリーなし)	7-8, 17-18, 29-30, 39-40, 51-52, 61-62, 72-73, 82-83, 93-94, 103- 104



Y	JP, 62-26902, U (東芝株式会社) 18. 2月. 1987 (18. 02. 87) 全文, 全図 (ファミリーなし)	5, 15, 27, 37, 49, 59, 70, 80, 91, 101
Y	JP, 50-128961, A (東京芝浦電気株式会社) 11. 10月. 1975 (11. 10. 75) 全文, 全図 (ファミリーなし)	6, 16, 28, 38, 50, 60, 71, 81, 92, 102
Y	JP, 63-279601, A (株式会社東京計器) 16. 11月. 1988 (16. 11. 88) 全文, 全図 (ファミリーなし)	6, 16, 28, 38, 50, 60, 71, 81, 92, 102
Y	JP, 11-74703, A (日本電気株式会社) 16. 3月. 1999 (16. 03. 99) 全文, 全図 (ファミリーなし)	7-8, 17-18, 29-30, 39-40, 51-52, 61-62, 72-73, 82-83, 93-94, 103- 104
Y	JP, 62-53815, U (株式会社東芝) 3. 4月. 1987 (03. 04. 87) 全文, 第9図 (ファミリーなし)	7, 9, 17, 19, 29, 31, 39, 41, 51, 53, 61, 63, 72, 74, 82, 84, 93, 95, 103, 105
A	JP, 4-32301, A (三菱電機株式会社) 4. 2月. 1992 (04. 02. 92) 全文, 全図 (ファミリーなし)	65-106

**THIS PAGE BLANK (USPTO)**